

Vysoká škola báňská - Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky

Bakalářská práce

2018/2019

Ondřej Staněk

Vysoká škola báňská - Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra kybernetiky a biomedicínského inženýrství

Konverze měření obvodů řady CCR z testeru DTS na ETS

CCR Circuit Series Measurements
Conversion from DTS to ETS testers

VŠB - Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra kybernetiky a biomedicínského inženýrství

Zadání bakalářské práce

Student: **Ondřej Staněk**
Studijní program: B2649 Elektrotechnika
Studijní obor: 2612R041 Řídicí a informační systémy
Téma: **Konverze měření obvodů řady CCR z testeru DTS na ETS**
CCR Circuit Series Measurements Conversion from DTS to ETS Testers
Jazyk vypracování: čeština

Zásady pro vypracování:

Náplní práce je převedení měření dynamického odporu součástky a měření VA charakteristiky v propustném směru u obvodů z řady CCR z testeru typu DTS na ETS. Výsledkem bude zkvalifikování měření obvodů na testeru ETS-300. V případě, že nebude možné dané měření technicky realizovatelné na testeru ETS-300, bude výsledkem studie, proč nebylo možné výsledku dosáhnout.

Body zadání:

1. Seznámení se s problematikou měření obvodů na testerech DTS, zejména měření dynamického odporu.
2. Příprava měřicího programu pro tester ETS-300 v jazyce C.
3. Návrh a realizace hrotové karty.
4. Návrh a realizace rozhraní mezi měřicí kartou a testerem.
5. Kvalifikace a zavedení do výroby.
6. Zhodnocení dosažených výsledků.

Seznam doporučené odborné literatury:

- [1] HEROUT, Pavel. *Učebnice jazyka C*. 6. vyd. České Budějovice: Kopp, 2009, 271, viii s. ISBN 978-80-7232-383-8.
- [2] ON Semiconductor. EMISI45025ZT1G. *ON Semiconductor* [online]. [cit. 2016-05-02]. Dostupné z: http://www.onsemi.com/pub_link/Collateral/NSI45025Z-D.PDF.

Formální náležitosti a rozsah bakalářské práce stanoví pokyny pro vypracování zveřejněné na webových stránkách fakulty.

Vedoucí bakalářské práce: **doc. Ing. Petr Bilík, Ph.D.**

Datum zadání: 01.09.2016

Datum odevzdání: 30.04.2019



doc. Ing. Jiří Koziorek, Ph.D.
vedoucí katedry



prof. Ing. Pavel Brandštetter, CSc.
děkan fakulty

Prohlašuji, že jsem tuto bakalářskou/diplomovou práci vypracoval samostatně. Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.

V Zubří 26. června 2019

.....*Indr*.....*Uhr*.....

Souhlasím se zveřejněním této bakalářské práce dle požadavků čl. 26, odst. 9 Studijního a zkušebního řádu pro studium v bakalářských/magisterských programech VŠB-TU Ostrava.

V Rožnově pod Radhoštěm 26. června 2019

A handwritten signature in blue ink, consisting of stylized initials and a surname, is written over a horizontal dotted line.

1. Abstrakt

Bakalářská práce se zabývá migrací testovacího řešení používaného ve výrobním procesu integrovaných obvodů řady CCR (Constant Current Regulator) z testovací platformy DTS2 na platformu ETS-300. Důvodem je uvolnění testovací kapacity na platformě DTS2. Součástí práce je analýza stávajícího řešení pro tester DTS2 a návrh nového řešení pro tester ETS-300. Nové řešení zahrnuje napsání testovacího programu, návrh aplikační desky, testovacího adaptéru a hrotové karty.

1.1. Klíčová slova

CCR, regulátor konstantního proudu, tester ETS-300, tester DTS2, C++, BASIC, hrotové měření čipů, krokovač EG2001, křemíková deska s čipy

2. Abstract

The bachelor thesis describes the migration of the test solution used in CCR (Constant Current Regulator) integrated circuit family manufacturing process from DTS2 test platform to ETS-300 platform. The reason is to free test capacity on DTS2 platform. The thesis contains analysis of the current solution for DTS2 and the design of the new solution for the ETS-300. The new solution will consist of coding test program, designing application board, load board and probe card.

2.1. Keywords

CCR, Constant Current Regulator, Tester ETS-300, Tester DTS2, C++, BASIC, unit probe, prober EG2001, silicon wafer with dice

3. Obsah

Bakalářská práce	1
1. Abstrakt.....	10
1.1. Klíčová slova.....	10
2. Abstract	11
2.1. Keywords	11
3. Obsah.....	8
4. Seznam použitých symbolů a zkratk	10
5. Seznam ilustrací	11
6. Seznam tabulek	12
7. Úvod.....	13
8. Základní popis součástek CCR	16
9. Obecný popis sestavy pro měření integrovaných obvodů.....	17
10. Popis testeru DTS2.....	21
11. Popis testeru ETS-300.....	22
12. Popis stávajícího řešení	24
12.1. Popis zdrojů testeru DTS2.....	24
12.1.1. Měřicí zdroj VI Source Board.....	24
12.1.2. Zdrojová deska Audio Source Board	24
12.1.3. Měřicí deska Audio Volt Meter.....	24
12.1.4. Měřicí zdroj PVI Source	24
12.1.5. Deska spínání relé CBITS Board	24
12.2. Popis použitých zdrojů testeru ETS-300	25
12.2.1. Měřicí zdroj MPU	25
12.2.2. Čtyřkanálový měřicí systém QMS	25
12.3. Popis testů	26
12.3.1. Test IDSX.....	26
12.3.2. Test VDS	27
12.3.3. Test RDSACI	27
12.4. Popis původního zapojení pro tester DTS2	27
13. Analýza původního řešení pro tester DTS2	29
13.1. Přístrojový zesilovač Z1	29

13.2.	Filtr typu horní propust HP	30
13.3.	Zesilovač Z2	33
13.4.	Převodník napětí-proud s operačním zesilovačem Z3.....	34
13.5.	Matematické zpracování výsledku	36
14.	Návrh řešení pro tester ETS-300	36
14.1.	Popis zapojení	37
14.1.1.	Blok Z1	37
14.1.2.	Blok HP	37
14.1.3.	Blok Z2.....	38
14.1.4.	Možnost odfiltrování stejnosměrné složky v RDSACI testu pomocí FFT.....	38
15.	Popis testovacího programu pro tester ETS-300	39
15.1.	Základní popis struktury projektu	39
15.2.	Základní funkce v hlavním souboru měřícího programu	40
15.3.	Popis struktury testů	43
15.3.1.	Propojení cpp a pds souboru	45
15.4.	Popis zdrojového kódu jednotlivých testů.....	46
15.4.1.	Popis zdrojového kódu pro test IDSX.....	46
15.4.2.	Popis zdrojového kódu pro test VDS	47
15.4.1.	Popis zdrojového kódu pro test RDSACI.....	48
16.	Dosažené výsledky převodu měření z testeru DTS2 na tester ETS-300	51
17.	Závěr	51
	Použitá literatura	54
18.	Seznam příloh.....	55

4. Seznam použitých symbolů a zkratk

AS	–	Audio Source
AVM	–	Audio Voltmetr
BIN	–	Číslo označující skupinu testů pro zpřehlednění výsledků testování
CCR	–	Constant Current Regulator
DUT	–	Device Under Test, testovaný integrovaný obvod
IDSX	–	Název testu pro měření proudu protékajícího součástkou při daném napětí
LOG	–	Typ datového souboru generovaného prostředím ETS Shell
LSL	–	Lower Spec Limit (horní hranice výsledku testu)
MPU	–	Medium Power Unit
multi-site	–	Označuje paralelní měření více čipů najednou
PVI	–	Power VI Source Board
QMS	–	Quad Measurement System
R&R	–	Repeatability and Reproducibility
$R_{\text{DS(on)}}$	–	Dynamický odpor součástky měřený v určitém pracovním bodě
RDSON	–	Název testu pro měření dynamického odporu součástky
site	–	Označuje HW prostředky pro měření jednoho čipu
STDF	–	Standard Test Data Format je typ binárního souboru pro ukládání dat
THI	–	Test Head Interface
TMU	–	Time Measurement Unit
USL	–	Upper Spec Limit (dolní hranice výsledku testu)
VDS	–	Název testu pro měření úbytku napětí na součástce při daném proudu
VI	–	VI Source Board

5. Seznam ilustrací

Obr. 1 Křemíková deska o průměru 150mm s čipy	13
Obr. 2 Měřicí pracoviště s testerem DTS2 a krokovačem EG2001	14
Obr. 3 Měřicí pracoviště s testerem ETS-300 a krokovačem EG2001	15
Obr. 4 Schématická značka obvodu CCR [1].....	16
Obr. 5 Vnitřní zapojení CCR obvodu.....	16
Obr. 6 Výkres struktury čipu. Skutečné rozměry jsou $x=712$ a $y=712\mu\text{m}$	16
Obr. 7 Výkres pouzdra SOD-123 [1]	17
Obr. 8 Tester DTS2	18
Obr. 9 Tester ETS-300	18
Obr. 10 Krokovač EG2001.....	19
Obr. 11 Počítač s aplikací Mapper	20
Obr. 12 Zásobník s křemíkovými deskami vyjmutý z krabice.....	20
Obr. 13 Blokové schéma sestavy s testerem DTS2.....	21
Obr. 14 Pohled na otevřený tester DTS2.....	22
Obr. 15 Blokové schéma sestavy s testerem ETS-300	23
Obr. 16 Teoretické schéma IDSX testu.....	27
Obr. 17 Teoretické schéma VDS testu	27
Obr. 18 Blokové schéma původního zapojení pro tester DTS2	28
Obr. 19 Obecný přístrojový zesilovač [7]	29
Obr. 20 Přístrojový zesilovač v původním zapojení pro tester DTS2	30
Obr. 21 Schéma zapojení RC filtru	31
Obr. 22 Bodeho charakteristika RC filtru	32
Obr. 23 Vstupní, výstupní a usměrněný signál filtru	33
Obr. 24 Schéma zapojení zesilovače Z2	34
Obr. 25 Průběh proudu dodávaného do testovaného obvodu během RDSACI testu	34
Obr. 26 Převodník napětí-proud.....	35
Obr. 27 Blokové schéma zapojení obvodu pro měření CCR na testeru ETS-300.....	37
Obr. 28 Schéma zapojení bloku Z2	38
Obr. 29 Obecný diagram běhu programu [3]	42
Obr. 30 Okno pro vytváření testů v cpp souvoru v Eagle Test System Code Wizard	44
Obr. 31 Okno pro vytváření záznamů v pds souboru v Eagle Test System Code Wizard.....	44
Obr. 32 Ukázka části pds souboru pro BW87A	45

6. Seznam tabulek

Tabulka 1 Napěťové rozsahy při použití 16 bitového AD převodníku [3]	25
Tabulka 2 Testovací podmínky [6]	26
Tabulka 3 Základní parametry přístrojového zesilovače INA128	37
Tabulka 4 Přehled souborů obsažených v měřícím programu	39
Tabulka 5 Funkce třídy CTestMain [5].....	40

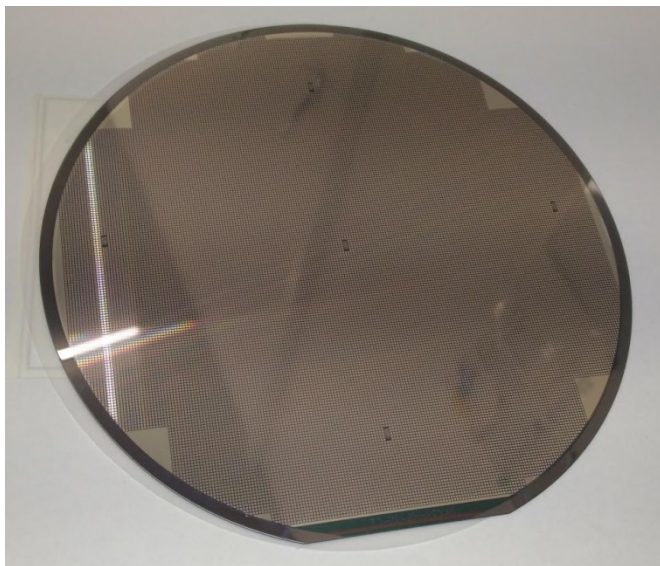
7. Úvod

V dnešní době, kdy je většina klasických a halogenových žárovek nahrazována výkonnými LED diodami, roste poptávka po jednoduchém řešení pro nastavení pracovního bodu LED diod. Vzhledem ke strmé VA charakteristice LED diody v propustném směru, je vhodné pro zajištění výrobcem doporučeného proudu protékajícího LED diodou, použít pro napájení proudový zdroj.

Nejjednodušším řešením je předřadný rezistor, který definuje proud protékající LED diodou. Nevýhodou tohoto řešení je skutečnost, že proud protékající diodou je závislý na velikosti napájecího napětí. Druhou možností je použití proudového zdroje tvořeného jedním tranzistorem a rezistorem.

Tento zdroj nemusí být realizován z diskrétních součástek, ale může se jednat o monolitický integrovaný obvod. Firma ON Semiconductor nabízí celou řadu takovýchto integrovaných obvodů pod obecným označením CCR, což je akronym pro Constant Current Regulator.

Integrované obvody CCR se vyrábějí epitaxně planární technologií na křemíkové desce o průměru 150 mm. Příklad takové křemíkové desky je na Obr. 1. Polovodičová struktura na přední straně desky je vyrobena v závodě ON Semiconductor v Rožnově pod Radhoštěm a dále se křemíkové desky posílají na úpravu zadní strany, která tvoří drain JFET tranzistoru, do závodu v Malajsií. Pro vnitřní kontrolu procesu bylo v rožnovské pobočce zavedeno monitorovací měření označené jako Pre-Probe. Toto měření slouží k ověření základních parametrů čipů na křemíkové desce. Na základě výsledků z tohoto měření se posuzuje, zda má smysl křemíkovou desku dále zpracovat. Data také slouží jako zpětná vazba pro nastavení výrobního procesu.



Obr. 1 Křemíková deska o průměru 150mm s čipy

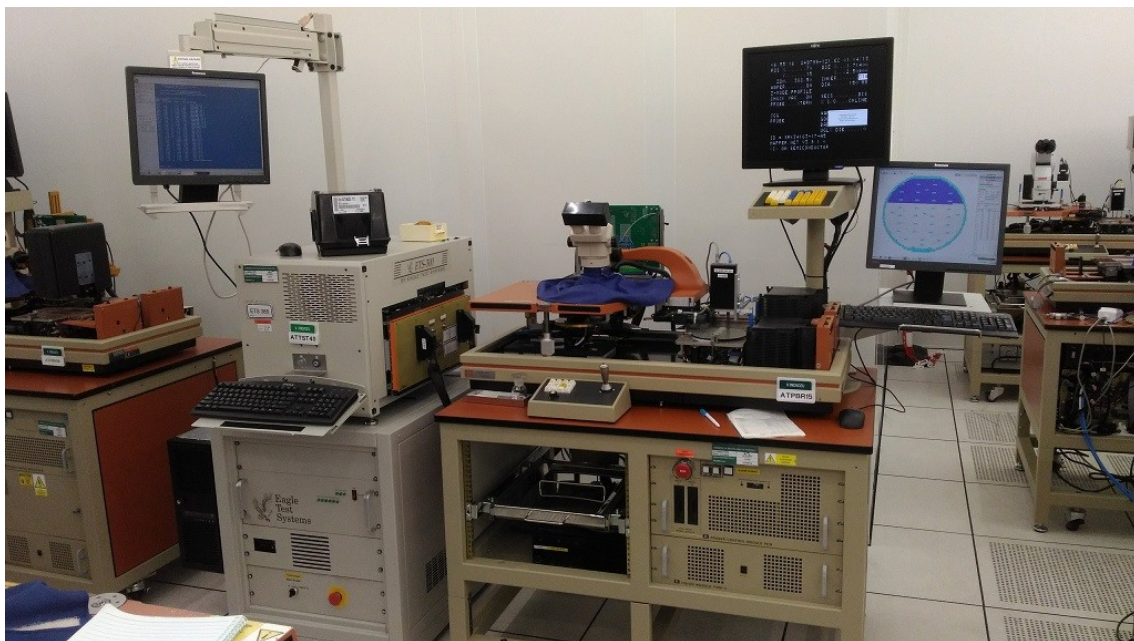
Monitorovací měření bylo původně vyvinuto pro tester DTS2. Jedná se o tester pro měření analogových veličin čipů. Pracoviště s testerem DTS2 je na Obr. 2. Vzhledem k potřebě

uvolnit kapacitu DTS2 testerů pro jiné typy integrovaných obvodů, se společnost přiklonila k převedení monitorovacího měření na tester ETS-300. Pracoviště s testerem ETS-300 je na Obr. 3.

Tato práce se zabývá nastudováním původního programu pro DTS2 napsaného v jazyce BASIC a jeho přepsáním pro tester ETS-300 v jazyce C++, sestavením plánu testování, vyvinutím aplikační desky, adaptéru a hrotové karty pro tester ETS-300.



Obr. 2 Měřicí pracoviště s testerem DTS2 a krokovačem EG2001



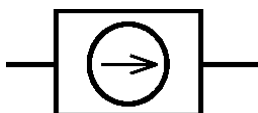
Obr. 3 Měřicí pracoviště s testerem ETS-300 a krokovačem EG2001

Nový měřicí program a hardware bude navržen tak, aby mohl být bez zásadních úprav použit pro celou rodinu obvodů CCR vyráběnou v ON Semiconductor. Tato práce se konkrétně zabývá obvodem NSI45020AT1G.

8. Základní popis součástek CCR

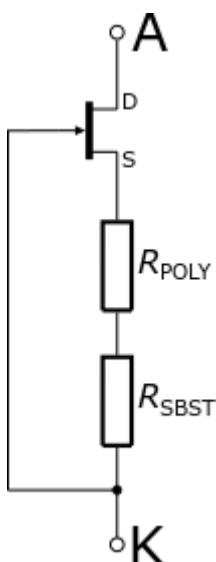
Jedná se o integrovaný obvod (Constant Current Regulator), který má dva póly označované anoda a katoda. Integrovaný obvod je tvořen JFET tranzistorem, mezi jehož gate a source je zapojen rezistor. Jedná se tedy o jednoduchý zdroj konstantního proudu.

Pro tento prvek se nenachází schématická značka v databázi IEC 60617DB. Firma ON Semiconductor ve své firemní dokumentaci zavedla pro tento obvod vlastní schématickou značku. Tu ukazuje Obr. 4.

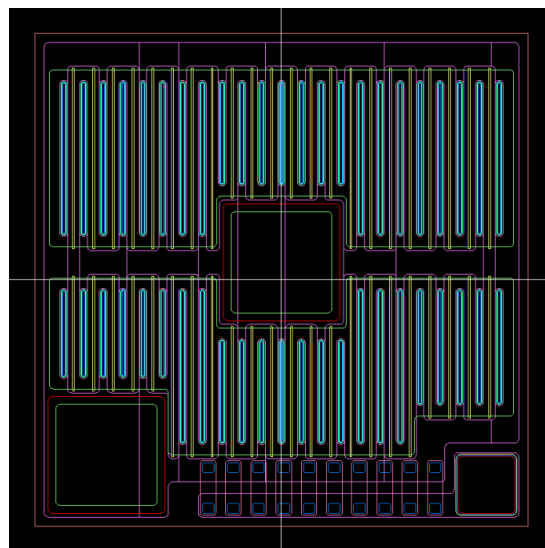


Obr. 4 Schématická značka obvodu CCR [1]

Vnitřní zapojení CCR obvodu je na Obr. 5. R_{POLY} je polykřemíkový rezistor vytvořený přímo na čipu. R_{SBST} je parazitní odpor křemíkové desky.

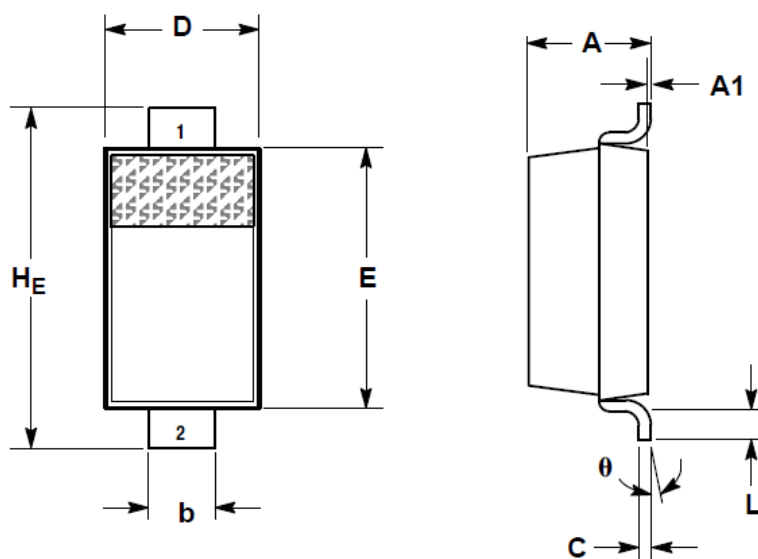


Obr. 5 Vnitřní zapojení CCR obvodu



Obr. 6 Výkres struktury čipu. Skutečné rozměry jsou $x=712$ a $y=712\mu\text{m}$

Výkres vnitřní struktury integrovaného obvodu je na Obr. 6 a výkres pouzdra integrovaného obvodu je na Obr. 7. Rozměry pouzdra SOD-123 jsou $A=1,17\text{mm}$, $A1=0,05\text{mm}$, $b=0,61\text{mm}$, $c=0,15\text{mm}$ a $D=1,6\text{mm}$.



Obr. 7 Výkres pouzdra SOD-123 [1]

9. Obecný popis sestavy pro měření integrovaných obvodů

Obecně se pracoviště pro měření čipů skládá z testeru, krokovače a PC s řídicí aplikací Mapper. Pojmy krokovač a Mapper budou vysvětleny dále v textu. Bude vysvětleno dále v textu. Pracoviště s testery DTS2 a ETS-300 jsou zobrazeny na Obr. 2 a Obr. 3.

Úkolem testeru je měření požadovaných elektrických parametrů testovaného obvodu. Jednotlivé testery jsou ukázány na Obr. 8 a Obr. 9. Naměřená hodnota se porovná s nastaveným horním a dolním limitem hodnoty daného testu. Pokud je hodnota vně limitů, přiřadí se danému čipu BIN 1. Pokud je hodnota mimo limity, přiřadí se danému čipu BIN hodnota odpovídající nevyhovujícímu parametru. Jeden BIN může být přiřazen více testům. Například offset operačního zesilovače měřený při různých napájecích napětích má obvykle jednu BIN hodnotu. Pro bezvadný čip se vždy používá hodnota BIN 1.



Obr. 8 Tester DTS2



Obr. 9 Tester ETS-300

Tester se skládá z části obsahující napájecí a měřicí zdroje a řídicího PC. Řídicí PC slouží k ovládání testeru, vývoji a ladění testovacího programu, zaznamenávání dat, odesílání měřených dat na servery a k editaci a ladění testovacího programu. Měřicí zdroje jsou schopny na své svorky dodávat napětí a měřit proud nebo dodávat proud a měřit napětí. Dále tester může obsahovat časovače spouštěné velikostí napětí, generátory hodinového signálu pro vzájemnou synchronizaci jednotlivých zdrojů, generátory libovolných průběhů napětí a proudu nebo moduly pro testování digitálních obvodů, které jsou schopné generovat, snímat a porovnávat sekvence logických stavů.

Krokovač je zařízení, které má za úkol naložit křemíkovou desku ze zásobníku na stůl. Stůl má možnost pohybu v osách X, Y a Z. Deska je na stolku krokovače připevněna vakuem. Úkolem krokovače je postupně kontaktovat jednotlivé čipy na desce na měřicí hroty. O tom, který čip bude zakontaktován a měřený a v jakém pořadí, rozhoduje aplikace Mapper. Pro toto zařízení je důležitá především přesnost v osách X, Y a Z a rychlost zakontaktování z jednoho čipu na následující čip. Krokovač EG2001 na Obr. 10, použitý v tomto projektu, má přesnost v osách X, Y a Z $\pm 6,35\mu\text{m}$ a rychlost zakontaktování z jednoho čipu na druhý 150ms při délce kroku 1mm mezi čipy v ose X [2].

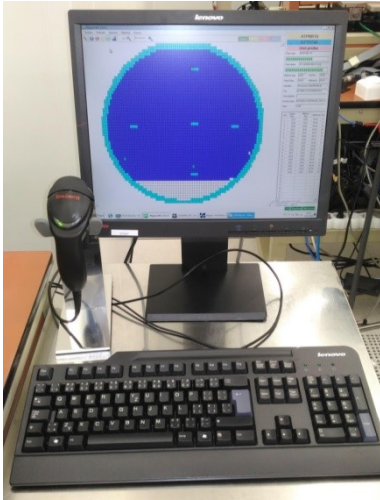


Obr. 10 Krokovač EG2001

Mapper je aplikace vyvíjená přímo firmou ON Semiconductor. Aplikace běží na počítači a přes komunikační rozhraní RS-232 řídí tester a krokovač. V případě testeru DTS2 Mapper pro svůj běh využívá řídicí počítač testeru. V případě testeru ETS-300 běží Mapper na samostatném počítači.

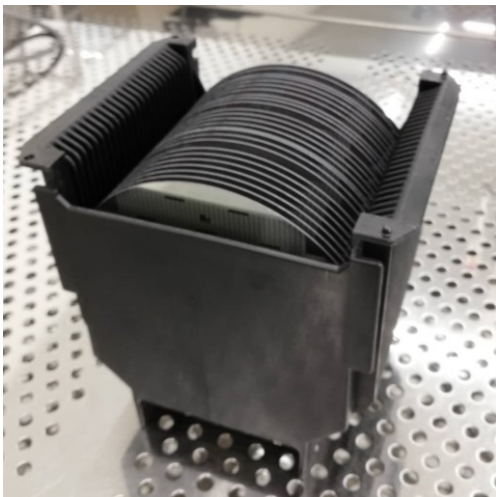
Mapper dále vytváří takzvanou binovou mapu. Binová mapa je xml soubor, který obsahuje

pozice všech čipů a jejich BIN hodnoty. Podle binové mapy oddělení pouzdření čipů rozlišuje, který čip zapouzdřit a který ne.



Obr. 11 Počítač s aplikací Mapper

Na začátku měření operátor provede takzvané přihlášení sady. Sadou se rozumí skupina křemíkových desek umístěná v jedné krabici a identifikovaná takzvaným číslem sady. Číslo sady je pro každou sadu unikátní. Krabice může obsahovat od 1 do 25 křemíkových desek. Zpravidla je to 25 křemíkových desek. Na Obr. 12 je zobrazen zásobník vyjmutý z krabice obsahující 25 křemíkových desek s čipy.



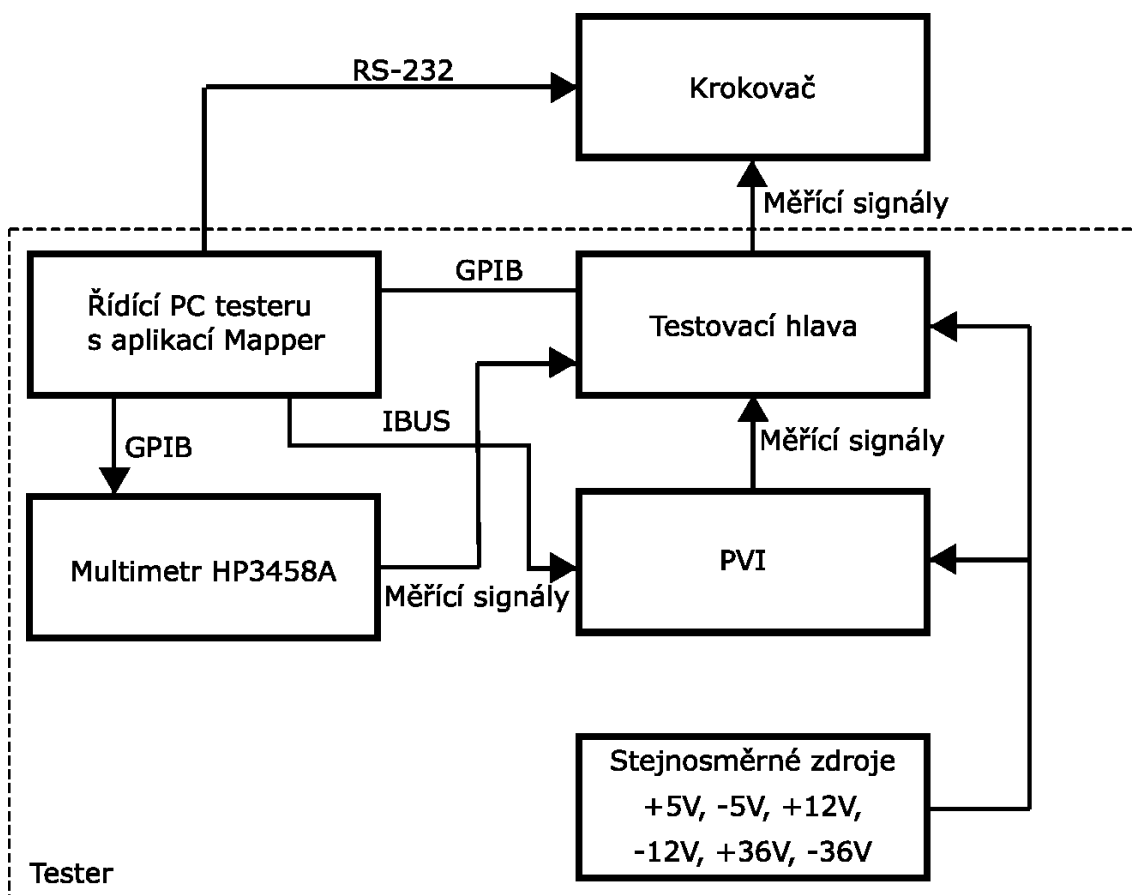
Obr. 12 Zásobník s křemíkovými deskami vyjmutý z krabice

Při přihlášení sady operátor zadá číslo sady a Mapper si podle čísla sady načte z databáze, o jaký produkt se jedná a stáhne příslušnou měřicí mapu. Měřicí mapa je xml soubor, ve kterém je nadefinováno, kde na desce jsou testovatelné čipy.

10. Popis testeru DTS2

Jedná se o tester pro testování analogových integrovaných obvodů. Tento tester byl vyvíjen společností Motorola na začátku devadesátých let. Vývoj a výroba testerů byly ukončeny v roce 1999.

Na Obr. 14 je pohled na horní část testeru, měřící hlavu s otevřenými předními dveřmi. Nahoře se nachází multimetr HP3458A. Pod multimetrem se nachází 16 pozic pro měřící zdroje. Osm pozic je určených pro VI zdroje, které jsou podrobněji popsány v kapitole 12.1.1. Do dalších pozic mohou být nainstalovány zdroje typu AS a AVM, které podrobněji popisují kapitoly 12.1.2 a 12.1.3. Dále mohou být do volných pozic instalovány moduly časovače-čítače, modul pro obsluhu uživatelských relé a komunikační modul pro obsluhu krokovače. Dále tester obsahuje zdroj PVI, který je instalován na zadních dveřích skříně testeru. Modul PVI je popsán v kapitole 12.1.4. Součástí každého testeru je multimetr HP3458A, který slouží pro kalibraci VI zdrojů. Měřící program pro tento tester je psán v programovacím jazyku Basic.



Obr. 13 Blokové schéma sestavy s testerem DTS2

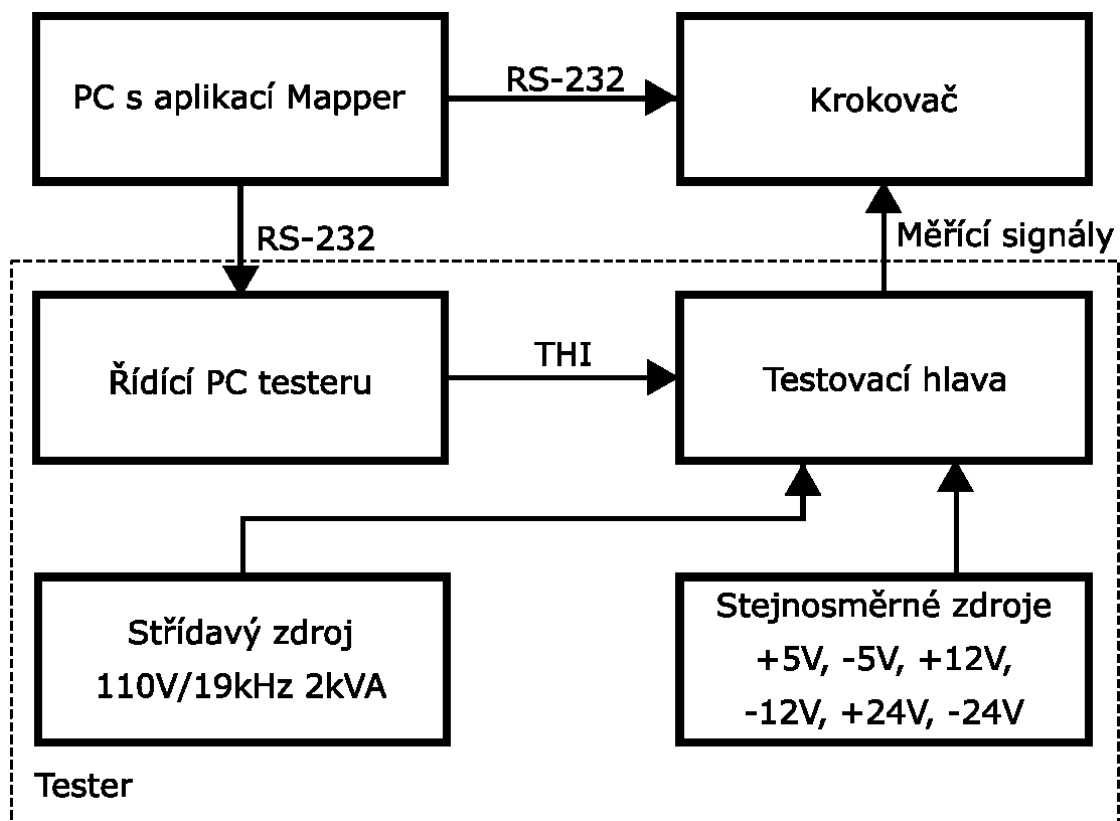


Obr. 14 Pohled na otevřený tester DTS2

11. Popis testeru ETS-300

Jedná se o tester pro testování analogových a digitálních integrovaných obvodů. Původně vyrobený firmou Eagle Test System, kterou později koupila firma Teradyne. Ta ukončila výrobu tohoto testeru a poskytuje pouze technickou podporu a servis.

Tester se skládá z části, ve které jsou umístěny napájecí zdroje nazývané Power Cabinet a měřicí hlavy nazývané Test Head. Měřicí hlava obsahuje 20 pozic pro plovoucí zdroje. Maximální testovací napětí je 1000V. V plném osazení zdroji může tester obsahovat až 240 analogových pinů a 32 digitálních pinů. [3] Tester disponuje funkcí multi-site a současně lze testovat až 32 čipů. Tester je ovládán pomocí aplikace ETS Shell, která umožňuje uživateli tester programovat, ladit, spouštět externí nástroje a graficky znázornit měřená data. Testovací program je psán v jazyce C++. [3] Pro tvorbu programu je k dispozici knihovna pro ovládání všech zdrojů dodávána výrobcem testeru. Blokové schéma pracoviště s testerem ETS-300 je na Obr. 15.



Obr. 15 Blokové schéma sestavy s testerem ETS-300

12. Popis stávajícího řešení

12.1. Popis zdrojů testeru DTS2

12.1.1. Měřicí zdroj VI Source Board

Jedná se o standardní měřicí čtyřkvadrantový zdroj. Napětový zdroj je řízen DA převodníkem DAC71 s rozlišením 16 bitů. Proudový zdroj je řízen DA převodníkem AD565 s rozlišením 12 bitů. Zdroj má napětové rozsahy $\pm 16\text{V}$ a $\pm 65\text{V}$ s přesností 0,1% a proudové rozsahy $\pm 4\text{mA}$, $\pm 16\text{mA}$, $\pm 64\text{mA}$ a $\pm 200\text{mA}$ s přesností 0,1%.

12.1.2. Zdrojová deska Audio Source Board

Audio source (AS) je programovatelný generátor průběhů, který je schopný dodat libovolný průběh až do napětí $\pm 30\text{V}$. Tento průběh může být dále kombinován se stejnosměrnou složkou až do $\pm 60\text{V}$. Výstupní napětový zdroj je řízen DA převodníkem AD7240 s rozlišením 12 bitů. Paměť zdroje pro uživatelem definovaný průběh má velikost 4096x12 bitů. Frekvence vzorkování je nastavitelná od 0Hz do 200kHz. Seznam dostupných rozsahů a jejich přesnosti v dochované dokumentaci chybí.

12.1.3. Měřicí deska Audio Volt Meter

Zkráceně označován jako AVM poskytuje uživateli možnost měřit střídavé signály o frekvencích audio signálu a s možností filtrování a potlačení stejnosměrné složky. Maximální vstupní napětí je $\pm 16\text{V}$. Voltmetr obsahuje vstupní filtry typu dolní propust s frekvencí řezu 15kHz a 200kHz, filtry typu pásmová propust s frekvencemi 1kHz, 10kHz, 19kHz a 38kHz a filtry typu horní propust s frekvencemi řezu 50Hz, 300Hz a 3kHz [4]. V původním programu je AVM nastaven na vstupní rozsah 1V. V dokumentaci už bohužel chybí list s podrobným popisem měřících rozsahů a jejich přesnostmi.

12.1.4. Měřicí zdroj PVI Source

Jedná se o standardní měřicí čtyř kvadrantový zdroj se schopností dodávat do zátěže vysoký proud a napětí. Zdroj má napětové rozsahy $\pm 65\text{V}$ a $\pm 16\text{V}$ s přesností 0,01% a proudové rozsahy $\pm 32\text{mA}$, $\pm 125\text{mA}$, $\pm 500\text{mA}$, $\pm 2\text{A}$, $\pm 10\text{A}$ a $\pm 20\text{A}$ s přesností 0,3%.

12.1.5. Deska spínání relé CBITS Board

Deska CBIT Board obsahuje 32 výstupů rozdělených do dvou skupin, CBITA a CBITB. Výstupní napětí je 0V nebo 5V [4]. Tyto výstupy slouží k ovládání uživatelských relé na hrotové kartě.

12.2. Popis použitých zdrojů testeru ETS-300

12.2.1. Měřicí zdroj MPU

Zdroj MPU je čtyř kvadrantový měřicí zdroj s maximálním výstupním napětím 120V a proudem 40A. Pulzně je zdroj schopen dodat na rozsazích 120V a 40A po dobu 2ms maximální výkon 4800W. Trvale je zdroj schopen do zátěže dodávat výkon 40W. Zdroj je plovoucí do 1200V a umožňuje jak jednorázové měření, tak zaznamenání či generování libovolného průběhu napětí nebo proudu z paměti s rozlišením 16 bitů a délce 4096 slov. Vzorkovací frekvence může být až 100kHz pro snímání průběhu a až 1MHz pro generování průběhu. [3] Zdroj má napěťové rozsahy $\pm 10V$, $\pm 40V$ a $\pm 120V$ a proudové rozsahy $\pm 400\mu A$, $\pm 4mA$, $\pm 40mA$, $\pm 400mA$, $\pm 4A$ a $\pm 40A$.

Firma Eagle Test System ve své dokumentaci neuvádí přesnosti jednotlivých zdrojů. Pro výpočet přesnosti firma dodává aplikaci Eagle Measurement Calculator v2.2.

12.2.2. Čtyřkanálový měřicí systém QMS

QMS obsahuje čtyři nezávislé voltmetry, které jsou vzájemně plovoucí do $\pm 200V$. Každý voltmetr obsahuje dva AD převodníky. Jeden převodník má rozlišení 12 bitů a maximální vzorkovací frekvenci 10MHz. Druhý ze dvojice AD převodníků má rozlišení 16 bitů a vzorkovací frekvenci 200kHz. Voltmetry mohou provádět jednorázová měření jen jedné hodnoty nebo zaznamenat delší napěťový průběh. K zaznamenání napěťových průběhů má každý voltmetr k dispozici paměť pro záznam 16384 hodnot.

Každý voltmetr má na vstupu filtr typu dolní propust s volitelnou frekvencí řezu. K dispozici jsou frekvence 10kHz, 100kHz a 400kHz pro vstup 16 – bitového převodníku. Pokud je voltmetr nastaven na snímání 12 – bitovým převodníkem, tak není v signálové cestě zařazen žádný filtr.

Za filtrem se nachází zesilovač s nastavitelným ziskem. Dostupné hodnoty zisku jsou 1, 2, 4, 5, 10 a 20 pro 16 – bitový AD převodník a 1, 2 a 4 pro 12 – bitový převodník.

Každý voltmetr dále obsahuje číslicový signální procesor DSP. Ten umožňuje provádět matematické operace s naměřenými daty přímo v paměti zdroje. Mezi operace, které lze pomocí DSP provádět, patří například FFT, THD, THD+N a SNR. Všechny funkce jsou popsány v manuálu [5].

Tabulka 1 Napěťové rozsahy při použití 16 bitového AD převodníku [3]

Napěťové rozsahy voltmetru QMS		
Rozsah [$\pm V$] (špička-špička)	Relativní (Offset + %Rdg) přesnost	Absolutní (Offset + %Rdg) přesnost
0,5	$\pm(100\mu V + 0,007\%)$	$\pm(300\mu V + 0,007\%)$
1	$\pm(150\mu V + 0,006\%)$	$\pm(350\mu V + 0,006\%)$
2	$\pm(200\mu V + 0,005\%)$	$\pm(400\mu V + 0,005\%)$
5	$\pm(500\mu V + 0,005\%)$	$\pm(700\mu V + 0,005\%)$
10	$\pm(1mV + 0,005\%)$	$\pm(1,2mV + 0,005\%)$

20	$\pm(2\text{mV}+0,007\%)$	$\pm(2,2\text{mV}+0,007\%)$
50	$\pm(5\text{mV}+0,007\%)$	$\pm(5\text{mV}+0,007\%)$
100	$\pm(10\text{mV}+0,007\%)$	$\pm(10\text{mV}+0,007\%)$
200	$\pm(20\text{mV}+0,007\%)$	$\pm(20\text{mV}+0,007\%)$

12.3. Popis testů

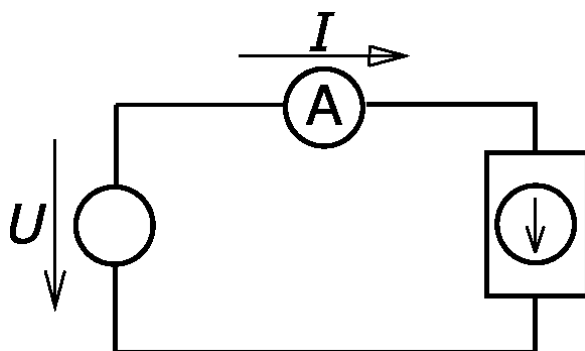
V této práci je řešeno testování obvodu NSI45020AT1G. V rámci projektu je tento obvod identifikován podle názvu maskové sady BW87A. Tabulka 5 vychází z dokumentu STANDARD DEVICE SPECIFICATION, který je pro tento obvod v ON Semiconductor evidován pod číslem 48AON50833 [6]. Ve sloupci číslo testu byly hodnoty upraveny vzestupně a byly vynechány čísla testů pro Unit Probe, Final Test a Q.A. Ve sloupci název testu byl u IDSX testů přidán zavináč, za nímž následuje hodnota napětí, při které se daný test měří. Testy byly přečíslovány podle pořadí při testování, přičemž číslo jedna bylo vynecháno pro případ, že by se v budoucnu doplňoval test continuity.

Tabulka 2 Testovací podmínky [6]

Číslo testu	Název testu	Dodávaná veličina		Měřená veličina			Bin
		$U[\text{V}]$	$I[\text{mA}]$	LSL	USL	Jednotka	
2	IDSX1@3V	3		14.4		mA	3
3	IDSX2@7,5V	7.5		18	23.2	mA	4
4	IDSX3@40V	40			48	mA	5
5	IDSX4@48V	48			48	mA	5
6	VDS1		14.4	0	3	V	6
7	RDSACI		1 ± 0.1 I_{pp} 1kHz	5	91	Ω	7

12.3.1. Test IDSX

Označení testu IDSX je definováno v interním firemním dokumentu 48AON50833. IDSX je obecné označení testu pro unipolární tranzistor. IDS znamená, že měříme proud protékající tranzistorem přes svorky drain a source. X znamená, že na gate je přivedeno zadané napětí, které tento tranzistor otevírá nebo zavírá. V tomto případě žádné napětí není externě přivedeno a elektroda gate je připojena za polykřemíkový rezistor na vývod source. Toto označení není technicky správné ze dvou důvodů. Testovaná součástka má vývody označené stejně jako dioda, anoda a katoda namísto drain a source. Druhým důvodem je absence elektrody gate a tím i absence jakéhokoliv testovacího napětí přivedeného na tuto elektrodu. Pro dodržení integrity měřených dat bude nadále používán název testu IDSX.

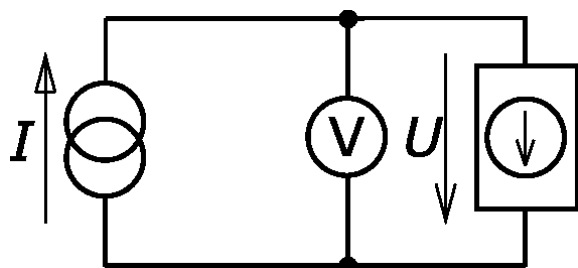


Obr. 16 Teoretické schéma IDSX testu

Test probíhá tak, že se na anodu a katodu DUT, přivede testovací napětí a měří se proud protékající obvodem. Teoretické schéma zapojení IDSX testu je na obrázku Obr. 16.

12.3.2. Test VDS

Označení tohoto testu je opět definováno v interním firemním dokumentu 48AON50833. Jedná se o test, kdy je součástce dodáván proud z proudového zdroje, který protéká přes součástku v propustném směru a měří se úbytek napětí na součástce.



Obr. 17 Teoretické schéma VDS testu

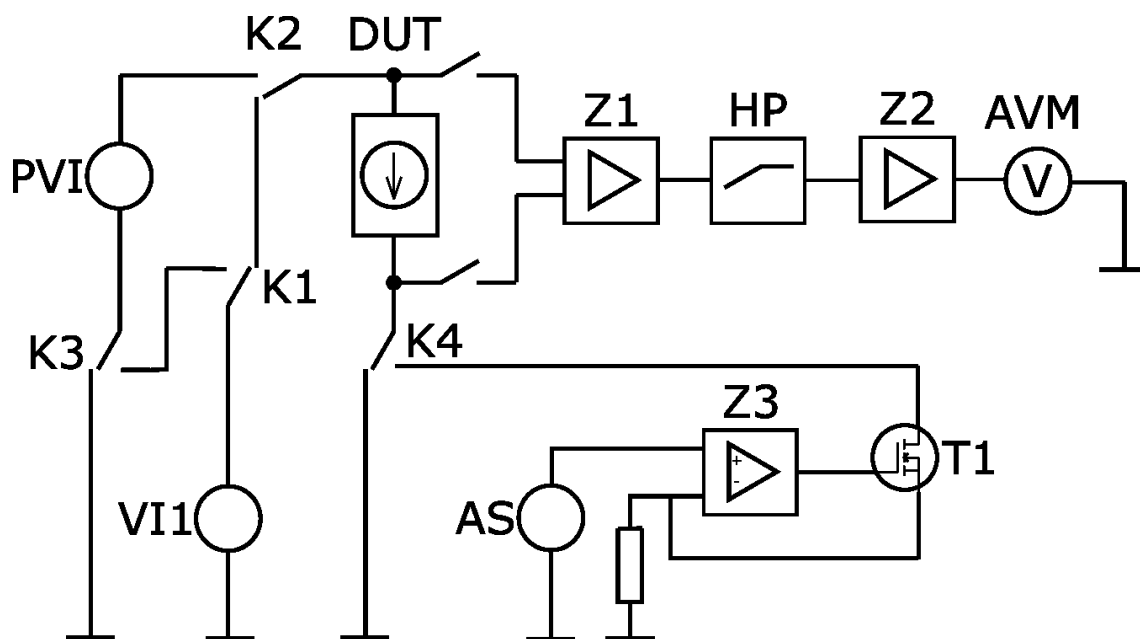
12.3.3. Test RDSACI

Parametr RDSACI označuje dynamickou hodnotu odporu mezi anodou a katodou CCR obvodu měřenou střídavým proudem v pracovním bodě 1mA. Pro měření tohoto parametru protéká CCR obvodem v propustném směru střídavý proud 100μA o frekvenci 1kHz superponovaný na stejnosměrný proud 1mA. Hodnota špička-špička úbytku napětí na měřené součástce je snímána voltmetrem. Výsledný dynamický odpor $R_{DS(on)}$ je vypočten jako podíl naměřeného napětí špička-špička a hodnoty špička-špička protékajícího proudu.

Teoretické schéma zapojení tohoto testu je stejné jako pro test VDS na Obr. 17.

12.4. Popis původního zapojení pro tester DTS2

Blokové schéma původního zapojení je na Obr. 18.



Obr. 18 Blokové schéma původního zapojení pro tester DTS2

Blokové schéma obsahuje následující bloky:

K1, K2, K3, K4-	relé ovládané signály z CBIT desky
PVI	- měřící zdroj popsáný v kapitole 12.1.4
VI1	- měřící zdroj popsáný v kapitole 12.1.1
DUT	- měřená součástka
Z1	- přístrojový zesilovač
Z2	- neinvertující zesilovač se zesílením 1 a 11
Z3, R a T1	- převodník napětí-proud
HP	- filtr typu horní propust
AS	- zdroj Audio Source popsáný v kapitole 12.1.2
AVM	- měřící deska audio voltmetr popsaná v kapitole 12.1.3

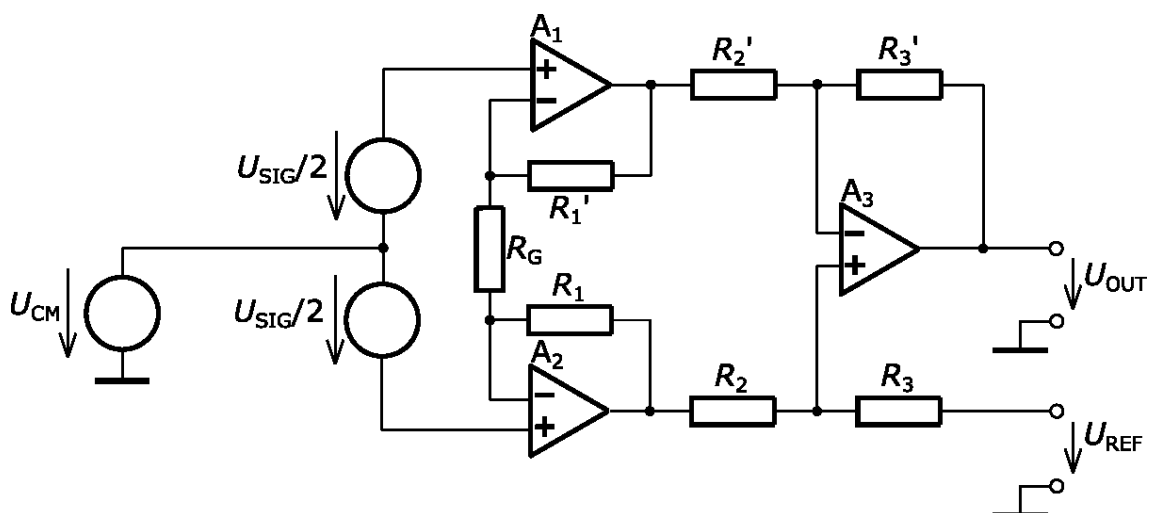
Touto kapitolou končí teoretický rozbor a dále bude následovat popis praktické části práce.

13. Analýza původního řešení pro tester DTS2

Jedinou dokumentací, kterou jsem pro tester DTS2 měl k dispozici, bylo ručně kreslené schéma zapojení, blokové schéma na Obr. 18 a testovací program pro tester DTS2. Z těchto tří zdrojů informací jsem analyzoval, jak celé zapojení funguje a následně jsem navrhl, realizoval a ověřil funkci měřicí karty, aplikační desky a testovacího programu.

13.1. Přístrojový zesilovač Z1

Přístrojový operační zesilovač je přesný zesilovač s uzavřenou zpětnou vazbou. Má dvojici vstupních svorek a jednu výstupní svorku, která může být vztažena k referenci nebo společnému uzlu zesilovače, jak je ukázáno na Obr. 18. Vstupní impedance jsou vyrovnané a mají vysokou hodnotu, obvykle $\geq 10^9 \Omega$. Na rozdíl od běžného operačního zesilovače tento zesilovač obsahuje rezistorovou zpětnovazební síť a obvykle jeden rezistor R_G , kterým se nastavuje zesílení. Dalším rozdílem od běžného zesilovače je fakt, že rezistor R_G a vnitřní zpětnovazební síť jsou odděleny od vstupních signálových svorek. Typický instrumentální operační zesilovač má zesílení od 1 do 1000. [7]



Obr. 19 Obecný přístrojový zesilovač [7]

$$U_{OUT} = U_{SIG} \frac{R_3}{R_2} \left[1 + \frac{2R_1}{R_G} \right] + U_{REF} \quad (1)$$

V původním zapojení je tento zesilovač realizován pomocí čtyřnásobného operačního zesilovače MC33179. Ten byl zapojen podle Obr. 20.

Tento přístrojový zesilovač nemá u vstupních operačních zesilovačů IC1A a IC1B zpětnovazební rezistory R_1 a R_1' . Zpětná vazba je vedena přímo z výstupu na invertující vstup. Lze tak napsat, že hodnota rezistorů R_1 a R_1' je 0Ω . Dále v zapojení chybí rezistor R_G . Jeho hodnotu tak lze považovat za rovnou nekonečnu. Zbýlé rezistory R_2 , R_2' , R_3 a R_3' mají hodnotu $10k\Omega$. Pro výpočet lze použít vzorec 2.

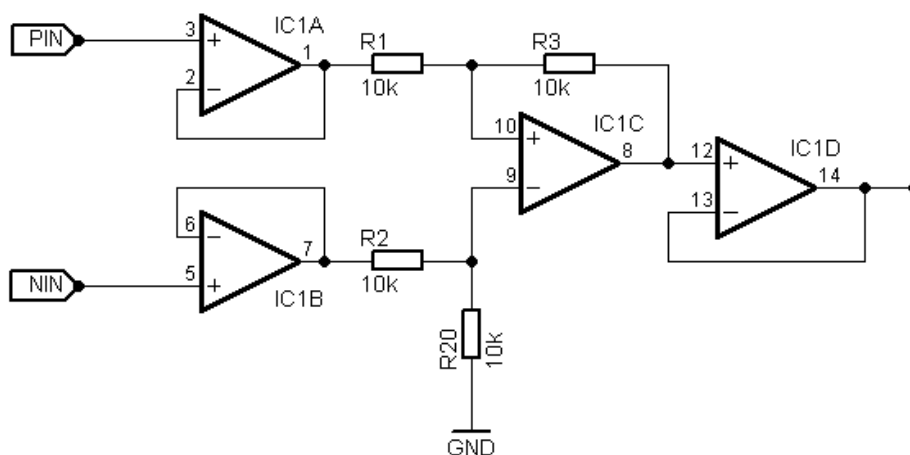
$$G = 1 + \frac{2 \cdot R_1}{R_G} \Big|_{R_1 = R_1; R_2 = R_2, R_3 = R_3,} \quad (2)$$

$$G = 1 + \frac{2 \cdot 0}{\infty} \Big|_{R_1 = R_1; R_2 = R_2, R_3 = R_3,}$$

$$G = 1$$

Výsledné zesílení přístrojového zesilovače v původní aplikaci, Obr. 10, je 1.

Přístrojový zesilovač je tvořen třemi operačními zesilovači IC1A, IC1B a IC1C. Čtvrtý operační zesilovač IC1D je použitý jako sledovač pro oddělení RC filtru.



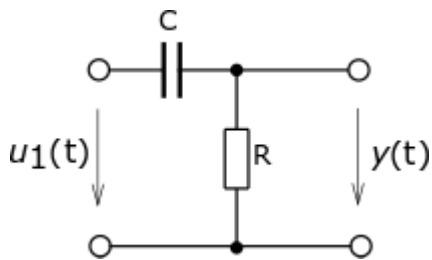
Obr. 20 Přístrojový zesilovač v původním zapojení pro tester DTS2

13.2. Filtr typu horní propust HP

Filtr slouží k potlačení stejnosměrné složky měřeného signálu. Je tvořen keramickým kondenzátorem o kapacitě 33nF a rezistorem o odporu 10kΩ zapojenými podle Obr. 21.

Operátorový přenos RC filtru je vyjádřen rovnicí Rovnice 3.

$$G(s) = \frac{RCs}{RCs+1} \quad (3)$$



Obr. 21 Schéma zapojení RC filtru

Komplexní přenos $G(\omega)$ je získán pomocí substituce $s=j\omega$ a vyjádřen pomocí Rovnice 4.

$$G(j\omega) = \frac{RCj\omega}{RCj\omega + 1} \quad (4)$$

Pro výpočet amplitudy výstupního signálu byla použita Rovnice (5)

Pro lepší pochopení chování filtru pro danou hodnotu rezistoru a kondenzátoru jsem v aplikaci Matlab vytvořil Bodeho charakteristiku a zároveň nasimuloval průchod signálu filtrem. Protože AVM obsahuje na vstupu usměrňovač, je v grafu na Obr. 23 zeleně vykreslen i průběh usměrňovaného signálu $y_{rec}(t)$. Ve stejném obrázku jsou vykresleny i průběhy vstupního signálu $u(t)$ a výstupního signálu $y(t)$. Pro vygenerování grafu byl použitý následující kód v Matlabu.

```
clear all;close all;clc;
tl=0.005;
R=10e3;
C=33e-9;
Hs=tf([R*C 0],[R*C 1]); % operatorovy prenos soustavy

figure
bode(Hs)
grid on
t=0:0.00001:0.005; % casova osa
A=0.0001; % amplituda harmonickeho signalu
omega=2000*pi(); % kmitocet harmonickeho signalu [rad/s]

u=50*A*cos(omega*t)+50*0.001; %amplituda vynasobena 50-typicka hodnota
y=lsim(Hs,u,t);
yrec=abs(y);

figure
plot(t,u,'r','LineWidth',tl)
hold on
plot(t,y,'b','LineWidth',tl)
hold on
plot(t,yrec,'g','LineWidth',tl)
hold off
legend('u(t)','y(t)','yrec(t)')
grid on
xlabel('t [s]','FontSize',12)
ylabel('u(t),y(t), yrec(t)','FontSize',12)
```

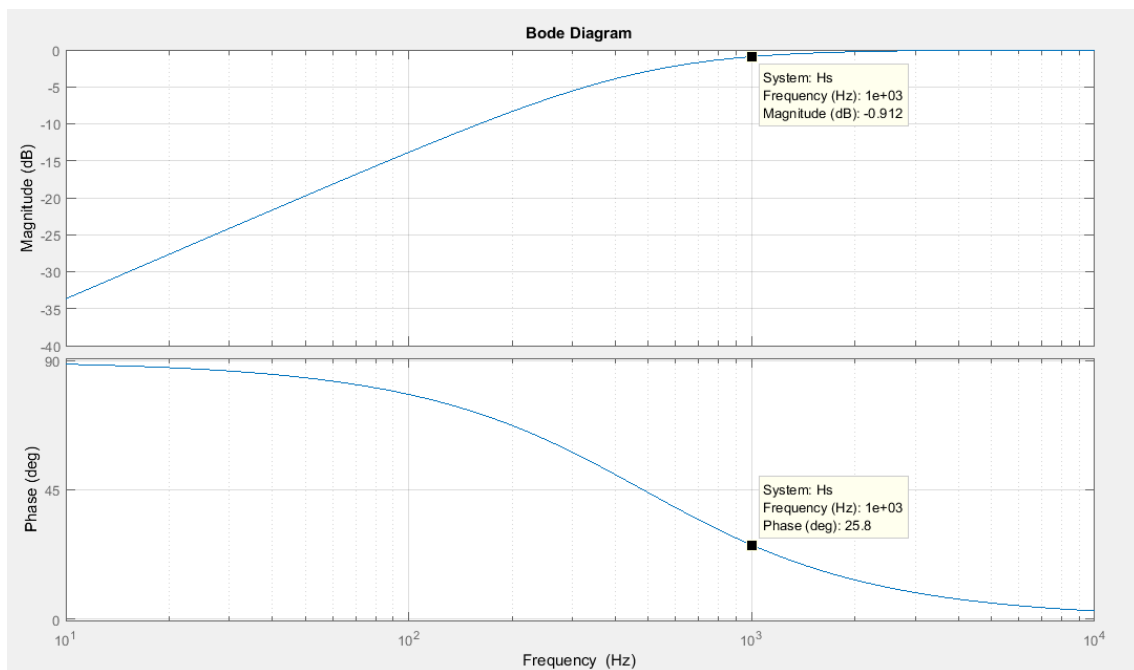

title(['Odezva soustavy a výstupní signál po usměrnění'],'FontSize',12)

Z grafu na Obr. 22 lze odečíst, že útlum pro frekvenci 1kHz je 0,912dB. V původním programu tento útlum není ve výsledné hodnotě RDSACI testu nijak zohledněn. Výpočet výsledku testu RDSACI předpokládá útlum filtru 0dB.

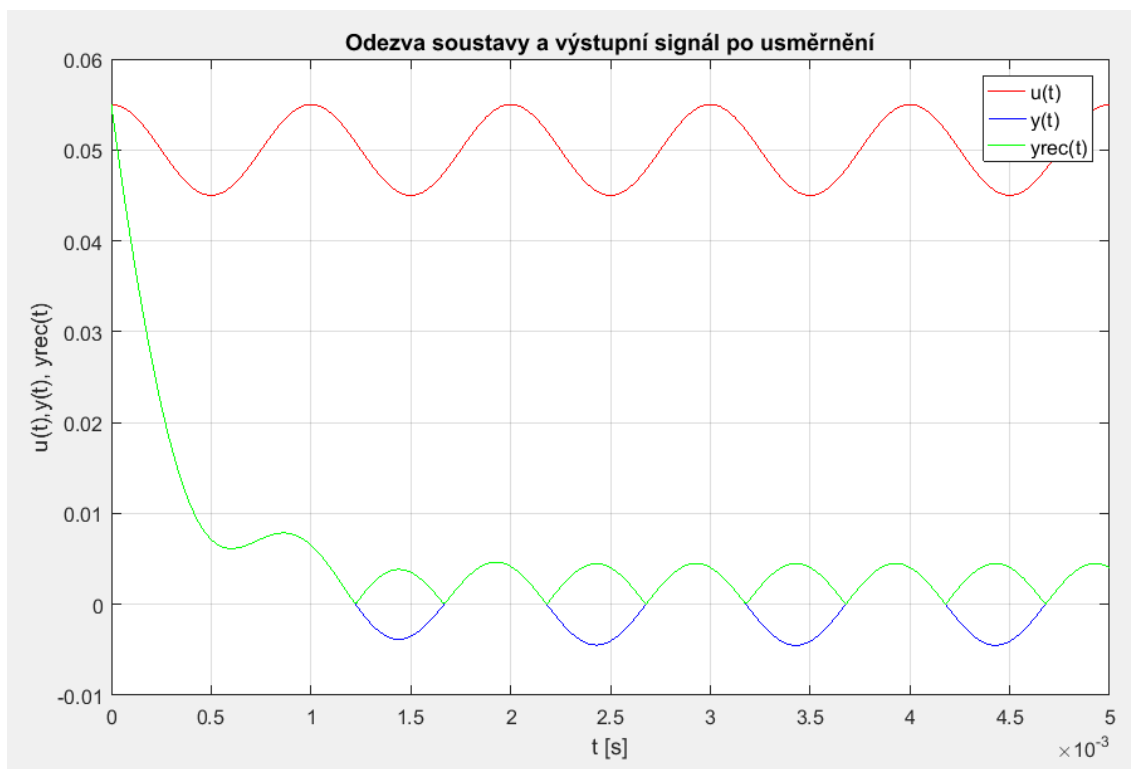
Frekvence řezu tohoto filtru je dána vztahem (5) a (6).

$$f_0 = \frac{1}{2\pi RC} \quad (5)$$

$$f_0 = \frac{1}{2\pi \cdot 10 \cdot 10^3 \cdot 33 \cdot 10^{-9}} = 482,28 \text{ Hz} \quad (6)$$



Obr. 22 Bodeho charakteristika RC filtru

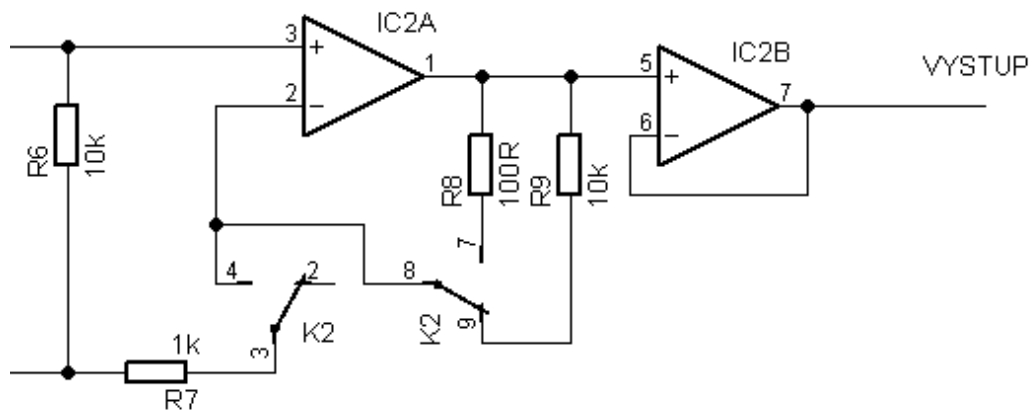


Obr. 23 Vstupní, výstupní a usměrněný signál filtru

V zapojení byl filtr vytvořen keramickým kondenzátorem 33nF a metaloxidovým rezistorem 10k Ω .

13.3. Zesilovač Z2

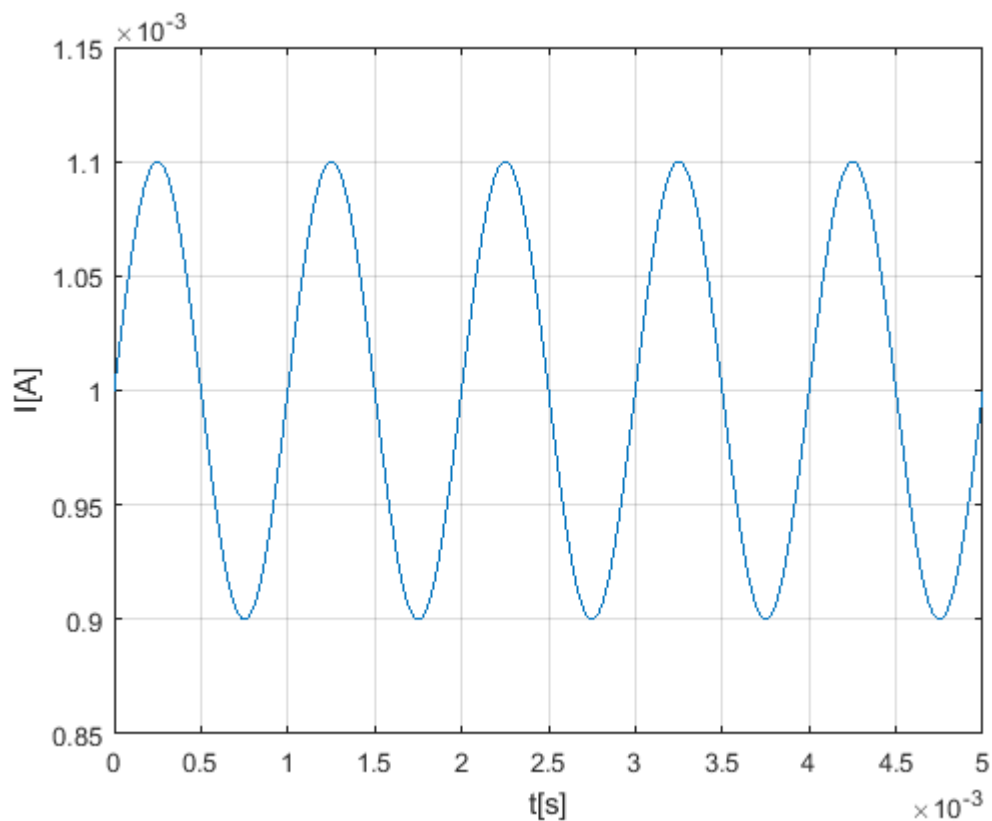
Zesilovač Z2 je tvořen operačním zesilovačem MC33077. Operační zesilovač je zapojen jako neinvertující zesilovač a má dvě hodnoty zesílení, 1 a 11, které se mění pomocí relé K_2 . Je-li relé v klidové poloze, je zesílení 1. Po sepnutí relé je zesílení 11. Schéma tohoto bloku je na Obr. 24.



Obr. 24 Schéma zapojení zesilovače Z2

13.4. Převodník napětí-proud s operačním zesilovačem Z3

V testu RDSACI je potřeba napájet DUT proudem 1mA, ke kterému je připočtena střídavá složka s amplitudou 100 μ A a frekvencí 1kHz. Průběh tohoto proudu je na Obr. 25.



Obr. 25 Průběh proudu dodávaného do testovaného obvodu během RDSACI testu

Zdroj AS dokáže generovat pouze libovolný průběh napětí, proto bylo potřeba použít převodník napětí-proud. Jeho zapojení je na Obr. 26. Tento převodník je tvořen jedním operačním zesilovačem. Řídící signál, je přiváděn na neinvertující vstup operačního zesilovače. Výstup operačního zesilovače je přiveden na gate MOSFET tranzistoru MPF960. Source tohoto tranzistoru je přiveden do společného uzlu operačního zesilovače. Do uzlu je připojen invertující vstup operačního zesilovače, čímž je vytvořena záporná zpětná vazba. Dále je ze společného uzlu veden rezistor R1, který je připojen na zem.

Po přivedení napětí ze zdroje AS na neinvertující vstup operačního zesilovače se operační zesilovač snaží vyrovnat napětí na svých vstupech. Následkem toho se začne zvyšovat napětí na výstupu operačního zesilovače, které otevírá tranzistor Q1. To způsobí, že rezistorem R1 začne protékat proud do země. Tento proud na rezistoru vytvoří úbytek napětí. Ve chvíli, kdy je úbytek napětí na rezistoru R1 roven napětí přivedenému na neinvertující vstup, se děj ustálí.

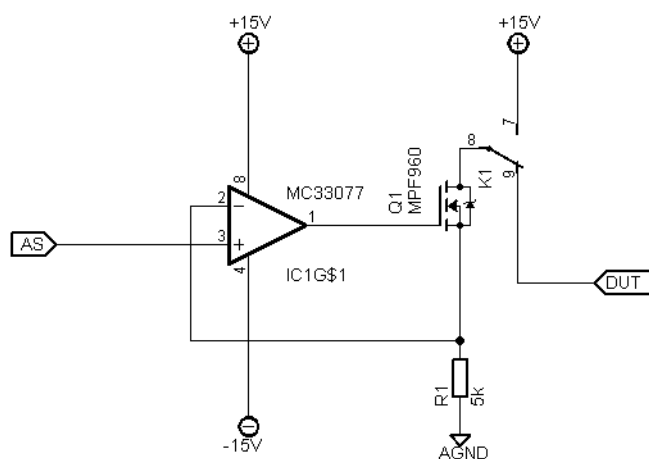
Protože obvod se vždy snaží udržet shodné napětí na neinvertujícím a invertujícím vstupu, přičemž napětí na neinvertujícím vstupu operačního zesilovače U_+ je dáno úbytkem napětí na rezistoru R1 označené U_{R1} , tak lze snadno odvodit vzorce 6, 7 a 8 pro výpočet výstupního proudu převodníku.

$$U_+ = U_{R1} \quad (6)$$

$$U_+ = R_1 \cdot I_{R1} \quad (7)$$

$$I_{R1} = \frac{U_+}{R_1} \quad (8)$$

Relé K_1 má v klidovém stavu sepnuty kontakty 8 a 9. Přes relé je připojena katoda DUT. Anoda je připojena na zdroj PVI, který je nastaven na 10V. Propojení kontaktů 7 a 8 slouží pro diagnostiku měřícího adaptéru na počátku měření.



Obr. 26 Převodník napětí-proud

13.5. Matematické zpracování výsledku

Napětový signál na DUT je nejprve přiveden na diferenciální zesilovač Z1 se zesílením 1. Poté je na filtru typu HP oddělena stejnosměrná složka a signál je opět zesílen zesilovačem Z2 se zesílením 1 nebo 11. Takto zesílený a filtrovaný signál je přiveden na vstup AVM.

AVM je programem nastaven pro měření střední hodnoty – AVG. Hodnota AVG se počítá ze vstupního signálu po usměrnění [4]. Nejedná se tedy o střední hodnotu danou vzorcem 8.

$$\bar{w} = \lim_{T \rightarrow \infty} \frac{1}{T} \int_{-\frac{T}{2}}^{\frac{T}{2}} w(t) dt \quad (8)$$

Protože je signál usměrněn, je potřeba upravit vzorec pro výpočet do následujícího tvaru. zobrazenem jako vzorec 9.

$$\bar{w} = \lim_{T \rightarrow \infty} \frac{1}{T} \int_{-\frac{T}{2}}^{\frac{T}{2}} |w(t)| dt \quad (9)$$

Pro přepočet střední hodnoty signálu na hodnotu špička-špička je v programu použitý vzorec 10.

$$U_{pp} = \pi \cdot \frac{X_{AVG}}{Gain} \quad (10)$$

Kde:

X_{AVG} je výsledek měření z AVM

$Gain$ je celkové zesílení signálu

U_{pp} je hodnota špička-špička měřeného signálu

Dále je pomocí vzorce 11 vypočten dynamický odpor měřené součástky, který je označován jako R_{DSOn} .

$$R_{DSOn} = \frac{U_{pp}}{I_{pp}} \quad (11)$$

Kde:

$R_{DSOn} [\Omega]$ je dynamický odpor součástky

U_{pp} je hodnota napětí špička-špička

I_{pp} je hodnota proudu špička-špička, zde 0.0002A

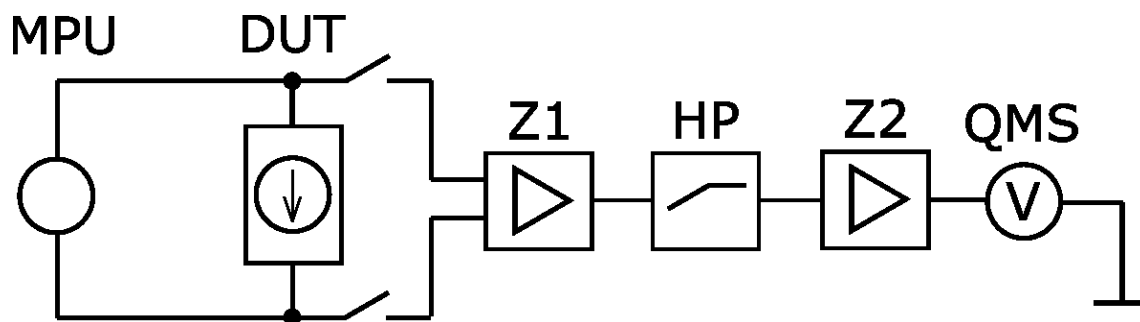
14. Návrh řešení pro tester ETS-300

Řešení vychází ze zapojení pro tester DTS2 analyzovaného v kapitole Analýza původního řešení pro tester DTS2. Protože tester ETS-300 má sofistikovanější zdroje, bylo možné zapojení

zjednodušit. U testeru DTS2 má zdroj PVI možnost generovat libovolný průběh pouze pro napětí. V této práci je v testeru ETS-300 využit MPU zdroj, který oproti PVI dokáže generovat libovolný průběh jak pro napětí, tak i pro proud. Z původního zapojení tedy vypadl převodník napětí-proud tvořený polovinou operačního zesilovače A1 typ MC33077 a JFET tranzistorem T1 typ MPF960, na který byl přiveden sinusový signál se stejnosměrnou složkou generovaný AS zdrojem.

14.1. Popis zapojení

Na Obr. 27 je znázorněno blokové schéma pro tester ETS-300. Schéma obsahuje bloky, které jsou obsaženy v testeru (MPU, QMS) a bloky, které jsou realizovány na měřicí kartě (Z1, Z2, HP a relé).



Obr. 27 Blokové schéma zapojení obvodu pro měření CCR na testeru ETS-300

14.1.1. Blok Z1

Z1 je přístrojový zesilovač INA128 vyrobený firmou Texas Instruments. Jeho základní vlastnosti jsou uvedeny v tabulce 10.

Tabulka 3 Základní parametry přístrojového zesilovače INA128

Parametr	Dolní hranice	Horní hranice	Jednotka
Napěťový offset		50	μV
Teplotní drift		0,5	$\mu\text{V}/^\circ\text{C}$
Vstupní proud		5	nA
Maximální vstupní napětí	-40	40	V
CMR	120		dB
Klidový proud		700	μA

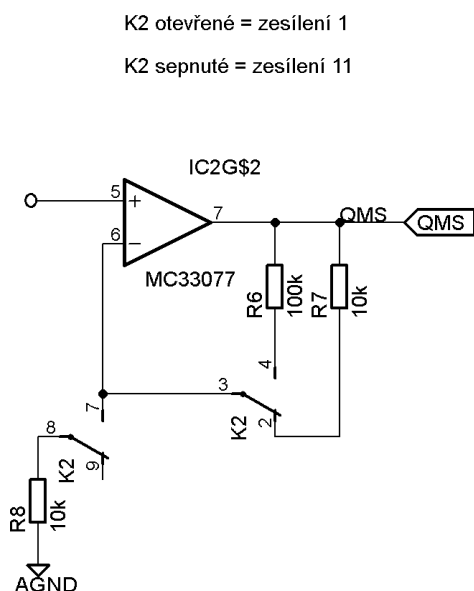
14.1.2. Blok HP

Blok HP je jednopólový filtr typu horní propust tvořený kondenzátorem a rezistorem. Filtr slouží k potlačení stejnosměrného napětí, které vzniká na měřeném obvodu při průchodu měřicího signálu. Tento blok má stejné zapojení a hodnoty součástek jako v původním zapojení

pro tester DTS2. Stejná je tedy i frekvence řezu. Rozdíl je jen v typu použitého kondenzátoru. V původním zapojení byl použitý keramický kondenzátor, zatímco v novém zapojení je použitý sítkový kondenzátor FSCEX 33000PF 1% 63V od firmy LCR CAPACITORS Ltd. Dielektrikem je u tohoto kondenzátoru polystyrén.

14.1.3. Blok Z2

Tento blok je zesilovač tvořený polovinou operačního zesilovače IC2 typu MC33077 s nastavitelným zesílením. Operační zesilovač je zapojen jako neinvertující zesilovač. Hodnoty zesílení jsou 1 a 11 a nastavují se pomocí relé K_2 , které mění kombinaci rezistorů R_6 , R_7 a R_8 . Zapojení zesilovače je na Obr. 28.



Obr. 28 Schéma zapojení bloku Z2

14.1.4. Možnost odfiltrování stejnosměrné složky v RDSACI testu pomocí FFT

Softwarová knihovna funkcí testeru ETS-300 obsahuje funkci pro výpočet FFT. Protože zdroj QMS má možnost zaznamenání průběhu o velikosti 128kB (64k x 16b) a průběh je snímán AD převodníkem s rozlišením 16 bitů a vzorkovacím kmitočtem 200kHz, bylo jednou z možností použít funkci FFT pro odfiltrování stejnosměrné složky signálu.

Pro ověření byl napsán kód, který vygeneroval sinusový průběh. Tento průběh byl uložen do pole. Pole pak bylo použito jako vstupní argument pro funkci `fft()`.

```
//VYPOCET FFT
//      fft("MPU_Sinus", "FFT_Real", "FFT_Img", 1, 1024 );
```

Na vzorovém sinusovém signálu jsem touto metodou měřil amplitudu signálu pro frekvenci 1kHz. Z neznámého důvodu se naměřená hodnota amplitudy lišila od hodnoty amplitudy vstupního signálu. Proto byl v práci nakonec použit RC filtr stejný jako v původním zapojení.

15. Popis testovacího programu pro tester ETS-300

Během vývoje testovacího projektu jsem jako učebnici používal literaturu [8]

15.1. Základní popis struktury projektu

Program pro tester ETS-300 je psán v jazyce C++ a je součástí takzvaného projektu. Projekt je složka souborů, které jsou generovány vývojovým prostředím ETS Shell a jsou popsány v Tabulka 4. Součástí prostředí ETS Shell je i vývojové prostředí Visual C++ 6.0, které je doplněné o knihovny a plug-iny od výrobce testeru pro vývoj testovacích programů.

Projekt se skládá z několika souborů, z nichž část automaticky generuje Visual C++ 6.0, část ETS Shell a část vytváří vývojář měřícího programu na základě šablon dodaných s aplikací ETS Shell.

Výsledná data jsou uložena do souborů typu LOG a STDF. Soubor typu log je ASCII soubor se všemi naměřenými daty včetně přehledných hlaviček testů. STDF je binární soubor, který je dále automaticky zpracován a naměřená data jsou následně dostupná v korporátním systému pro náhled a další analýzy.

Tabulka 4 Přehled souborů obsažených v měřícím programu

Přípona souboru	Aplikace generující soubor	Popis souboru
pds	Vývojář	obsahuje seznam testů a limity, případně libovolné uživatelské proměnné
dll	Visual C++ 6.0	přeložený program – dynamická knihovna
aps	Visual C++ 6.0	soubor obsahující informace o knihovnách připojených k programu
cpp	Vývojář	zdrojový kód v jazyce C++
cpy	ETS Shell	soubor obsahující seznam všech souborů obsažených v projektu. Je využíván příkazy pro kopírování projektů v prostředí ETS Shell
dsp	Visual C++ 6.0	soubor obsahující nastavení projektu
h	ETS Shell / Vývojář	hlavičkové soubory jazyka C++ mohou být generovány vývojářem nebo aplikací ETS Shell. ETS Shell do hlavičkových souborů kromě definic konstant a proměnných ukládá například průběhy signálů, které budou během testování generovány
rc	Visual C++ 6.0	verze měřícího programu

opr	ETS Shell	nastavuje, které funkce budou přístupné operátorovi v produkčním režimu
opt	ETS Shell	soubor definuje speciální druhy maker používané plug-iny ETS Shellu, např. <code>//{{AFX</code>
plg	Visual C++ 6.0	log z překladu programu ve formátu HTML
ncb	Visual C++ 6.0	databáze symbolů pro IntelliSense

Celý program může být zapsán pouze do jednoho souboru typu `cpp`. Toto řešení je ale nepraktické, protože i drobná změna hranice testu vyžaduje překlad celého programu. Pro zjednodušení ETS Shell využívá tzv. Product Datasheet File, soubor s příponou `pds`. Do tohoto souboru jsou obvykle uloženy názvy a čísla testů a hranice testů. Lze zde však uložit jakoukoliv proměnnou, kterou je pak možné volat v měřicím programu.

Této metody bylo využito v této práci. Testovací program je napsán tak, že hranice testů a testovací napětí a proudy jsou proměnné v `pds` souboru. Toto umožňuje mít pro celou řadu obvodů CCR jeden měřicí program, který obsahuje jen jeden `dll` soubor a pro každý konkrétní CCR obvod jeden `pds` soubor. V případě, že v budoucnu bude řada CCR obvodů rozšířena o nový produkt, lze, pokud obvod nepřekračuje napěťové a proudové možnosti zapojení, vytvořit pouze nový `pds` soubor bez potřeby program znovu upravovat a překládat.

15.2. Základní funkce v hlavním souboru měřicího programu

Měřicí program je v souboru `NJFET.cpp` a je rozdělen na dvě základní části, a to část, která se zabývá obsluhou krokovače a sběrem dat a část, která obsahuje kód, který řídí jednotlivé testy.

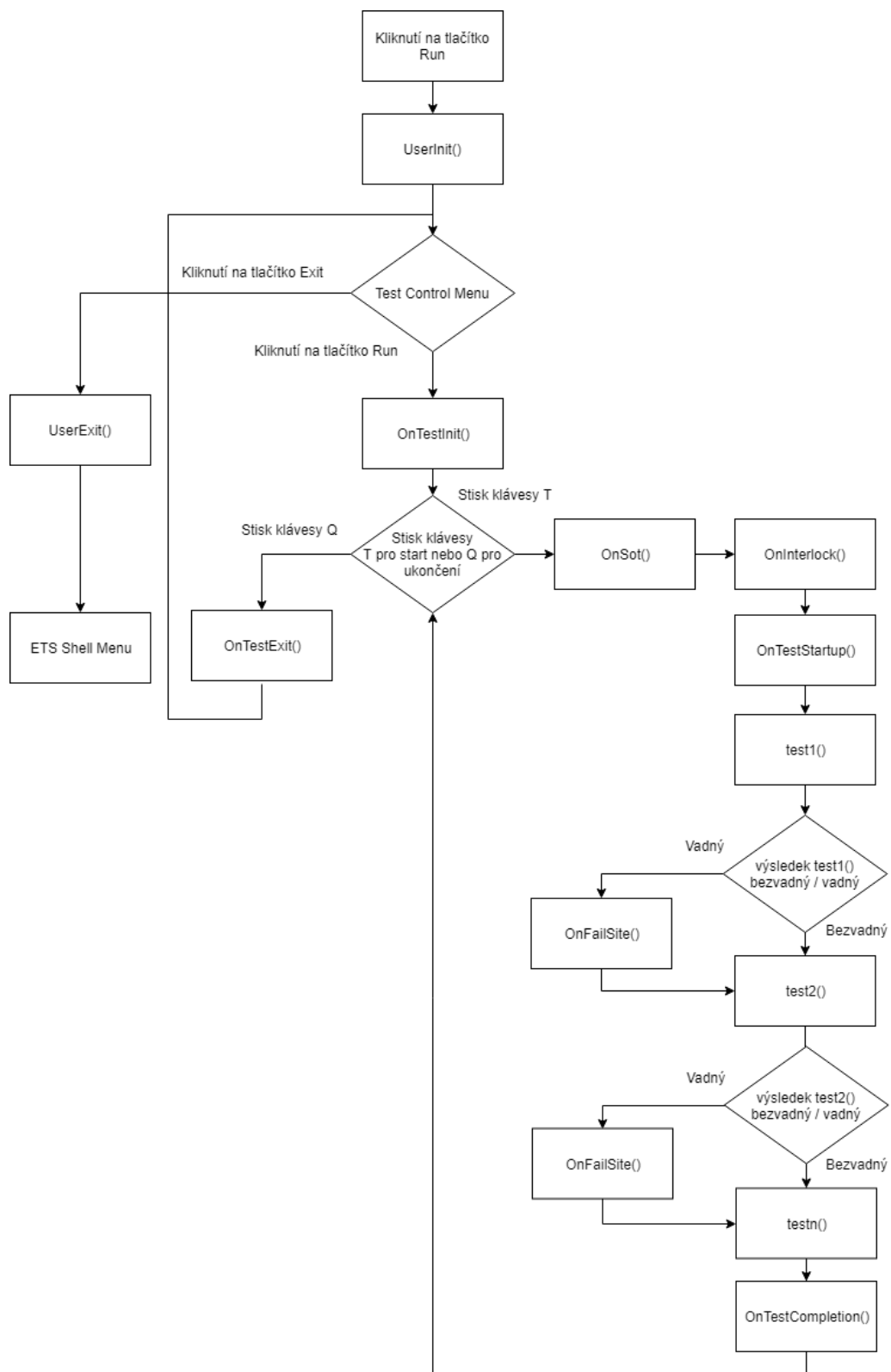
Základem programu je třída `CNJFET`, kterou ETS Shell generuje automaticky při vytváření projektu. Tato třída je potomkem třídy `CTestMain` a obsahuje funkce pro obsluhu událostí, které nastávají během měření. Tyto funkce jsou popsány v Tabulka 5.

Tabulka 5 Funkce třídy `CTestMain` [5]

Název funkce	Popis
<code>UserInit()</code>	kód, který se vykoná pouze jednou při startu programu
<code>UserExit()</code>	kód, který se vykoná pouze jednou před ukončením programu
<code>OnTestStartup()</code>	funkce je volána před začátkem sekvence testů
<code>OnTestCompletion()</code>	funkce je volána po ukončení sekvence testů
<code>OnTestInit()</code>	funkce je volána po stisku tlačítka Run v prostředí ETS Shell
<code>OnTestExit()</code>	funkce je volána po stisku tlačítka Quit v prostředí ETS Shell
<code>OnLogData()</code>	funkce je volána během logování dat po

	doměření každé součástky
OnFailSite(int site)	funkce je volána při multi-site měření ve chvíli, kdy je některý z testů mimo limity
OnSot(int SotValue)	funkce je volána během čekání na signál Start Of Test
OnUtilError(int errnum)	funkce je volána při chybě některé z podpůrných aplikací ETS Shellu
OnInterlock(ULONG intlocks)	funkce je volána během ověření kontinuity interlocků

V této práci funkce OnTestInit(), OnTestExit(), OnTestStartup(), UserInit() a UserExit() obsahují volání funkcí z knihovny ONOption300. ONOption300 je knihovna funkcí psaná v C++, která standardizuje komunikaci s krokovačem a logování dat pro všechny testery v rámci společnosti ON Semiconductor. Jak jsou funkce volány v programu, je znázorněno na diagramu na Obr. 29.



Obr. 29 Obecný diagram běhu programu [3]

Upravena byla volání funkce OnFailSite() a OnTestCompletion(). Ve funkci OnFailSite() obvykle dojde k odpojení zdrojů pro site, jehož výsledky byly mimo hranice a site zůstává neaktivní do doby, než jsou provedeny všechny testy na ostatních site. Protože program pro CCR má pouze jeden site, tak ve funkci OnFailSite() dochází k odpojení všech používaných zdrojů. Obsah funkce OnFailSite() je tedy stejný jako OnTestCompletion().

15.3. Popis struktury testů

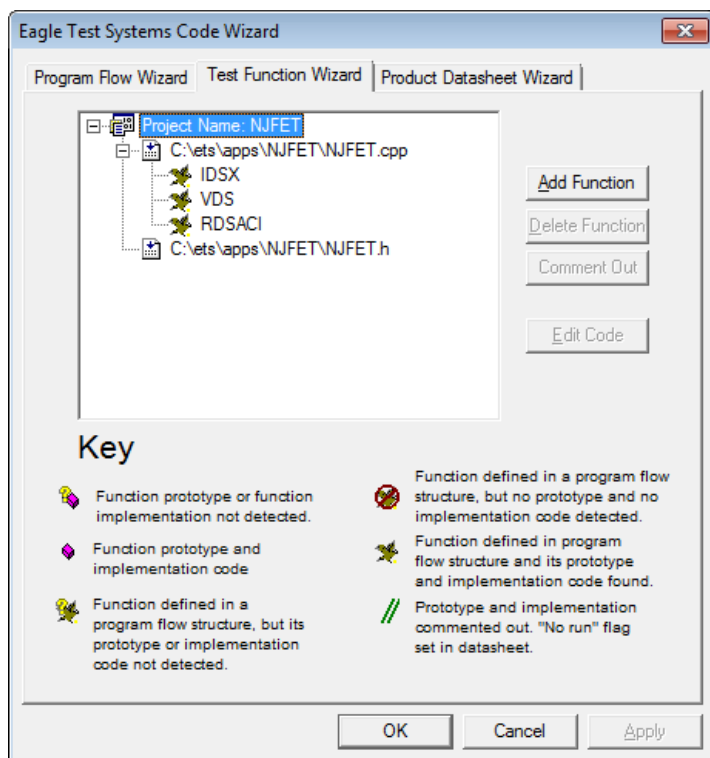
Definice funkcí pro dané elektrické testy jsou generovány pomocí plug-inu Eagle Test System Code Wizard. Tento Plugin je přímo vestavěn do Visual C++ 6.0 a umožňuje vytvářet nové proměnné v pds souboru a definice funkcí v cpp souboru.

Způsob vytváření programu, kdy testovací podmínky a hranice jsou striktně odděleny v pds souboru má výhodu i v tom, že pro jeden typ testu je pouze jedna funkce zapsaná v cpp souboru a libovolný počet testů s odlišnými podmínkami a hranicemi je vytvořen pomocí pds souboru. Toho bylo v této práci využito u IDSX testu, který se u dané součástky provádí čtyřikrát, ale vždy s jinými testovacími napětími a hranicemi.

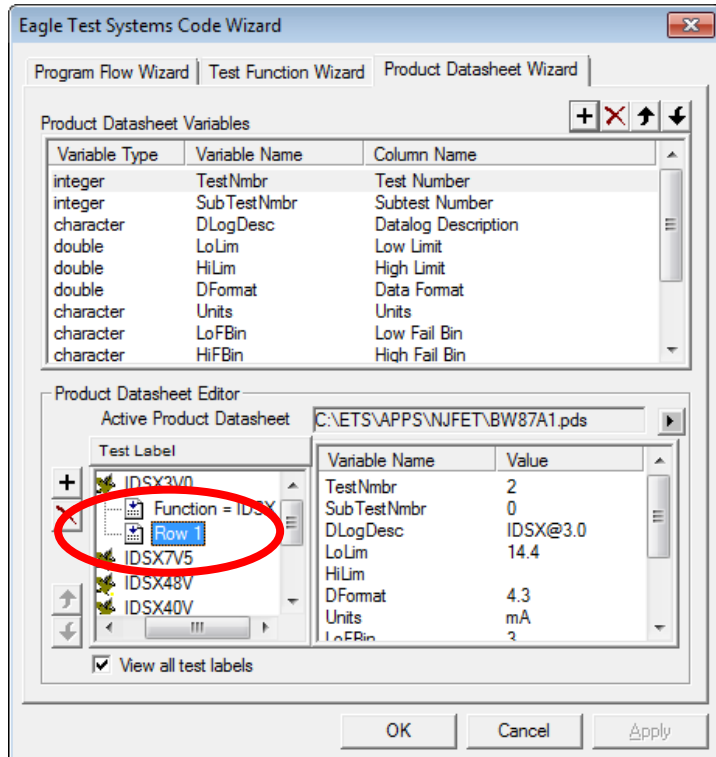
Na Obr. 30 jsou ukázány funkce, které byly pomocí Eagle Test System Code Wizard vygenerovány. Na Obr. 31 je zachyceno okno Eagle Test System Code Wizard s aktivní záložkou Product Datasheet Wizard. V této záložce se edituje obsah pds souboru. Záložka je rozdělena na tři části. V části Product Datasheet Variables se editují sloupce s proměnnými pds souboru. Ve stejné záložce vlevo dole lze přidat test. Každý test je jeden řádek v pds souboru. Po kliknutí na tlačítko + se objeví stručný dialog, kde vybereme jednu z funkcí, která byla vytvořena v záložce Test Function a zadáme její název. Po potvrzení se objeví nová položka – test (označeno červeně na Obr. 31). Po kliknutí na tlačítko Apply nebo OK je vygenerován záznam v pds a cpp souboru. Nová testovací funkce vygenerovaná pomocí Eagle Test System Code Wizard vypadá následovně.

```
// Test Function: IDSX
ETS_PRGFLOW_FUNC IDSX( int DSIndex, LPCTSTR TestLabel )
{
    return( msSiteStat( MS_ALL ) ); // Return w/status
} // END_ETSPRGFLOW_FUNC
```

Stejným způsobem jsou vygenerovány funkce pro testy typu VDS a RDSACI.



Obr. 30 Okno pro vytváření testů v cpp souboru v Eagle Test System Code Wizard



Obr. 31 Okno pro vytváření záznamů v pds souboru v Eagle Test System Code Wizard

Na Obr. 32 je ukázána část pds souboru otevřeného v aplikaci Datasheet Editor, která je součástí prostředí ETS Shell.

Test Labels	TestNmbr	SubTestNmbr	DLogDesc	LoLim	HiLim	DFormat	Units	LoFBin	HiFBin	Vds	Ids
	Test Number	Subtest Number	Datalog Description	Low Limit	High Limit	Data Format	Units	Low Fail Bin	High Fail Bin	Vds	Ids
	integer	integer	character	double	double	double	character	character	character	double	double
IDSX3V0	2	0	IDSX@3.0	14.4		4.3	mA	3	3	3	
IDSX7V5	3	0	IDSX@7.5	18	23	4.3	mA	4	4	7.5	
IDSX48V	4	0	IDSX@40V		48	4.3	mA	5	5	40	
IDSX40V	5	0	IDSX@48V		48	4.3	mA	5	5	48	
VDS1	6	0	VDS1@14.4mA		3	4.3	V	6	6		14.4
RDSACI@1mA	7	0	RDSACI@1mA	5	91	4.3	Ohm	2	2		

Obr. 32 Ukázka části pds souboru pro BW87A

Každý test má šest základních kroků:

1. nastavení čísla testu (nastavení proměnné DSIndex na příslušný řádek v pds souboru)
2. nastavení relé a zdrojů
3. změření daného parametru
4. načtení dat z interních pamětí zdrojů do operační paměti PC
5. vypnutí zdrojů, nastavení do klidového stavu
6. zaznamenání dat do logovacího souboru

15.3.1. Propojení cpp a pds souboru

Na začátku hlavního cpp souboru v testovacím programu, v tomto případě NJFET.cpp, jsou mimo jiné definované proměnné, jejichž hodnoty jsou uloženy v pds souboru. Tato definice je vytvořena v programu Eagle Test System Code Wizard a vývojář jí nijak neupravuje.

```
//{{AFX_ETS_PRODUCT_DATASHEET_VARIABLES
DECLARE_PDS_VARIABLE( PDS_INT, TestNmbr, "Test Number" );
DECLARE_PDS_VARIABLE( PDS_INT, SubTestNmbr, "Subtest Number" );
DECLARE_PDS_VARIABLE( PDS_CHAR, DLogDesc, "Datalog Description" );
DECLARE_PDS_VARIABLE( PDS_DOUBLE, LoLim, "Low Limit" );
DECLARE_PDS_VARIABLE( PDS_DOUBLE, HiLim, "High Limit" );
DECLARE_PDS_VARIABLE( PDS_DOUBLE, DFormat, "Data Format" );
DECLARE_PDS_VARIABLE( PDS_CHAR, Units, "Units" );
DECLARE_PDS_VARIABLE( PDS_CHAR, LoFBin, "Low Fail Bin" );
DECLARE_PDS_VARIABLE( PDS_CHAR, HiFBin, "High Fail Bin" );
DECLARE_PDS_VARIABLE( PDS_DOUBLE, Vds, "Vds" );
DECLARE_PDS_VARIABLE( PDS_DOUBLE, Ids, "Ids" );
DECLARE_PDS_VARIABLE( PDS_DOUBLE, Delay_ms, "Delay_ms" );
//}}AFX_ETS_PRODUCT_DATASHEET_VARIABLES
```

V programu je pak proměnná načtena pomocí pole DSIndex[]. Indexem pole je název proměnné v pds souboru. Volání proměnné vypadá následovně:

```
if (DSIndex[Vds] <= 9.9)
{
    mpuset( MPU_A, MPU_FV_HI_CHAN, MPU_10V_40MA, DSIndex[Vds], 0.0, 0.0 );
}
```

Tento úryvek kódu načte proměnnou s názvem Vds z pds souboru a porovná, zda je její hodnota nižší než 9,9V. Pokud ano, pokračuje na instrukci mpuset, která nastaví rozsah MPU zdroje na hodnotu 10V a na jeho výstup nastaví hodnotu proměnné Vds.

15.4. Popis zdrojového kódu jednotlivých testů

15.4.1. Popis zdrojového kódu pro test IDSX

Tato kapitola popisuje kód pro testy typu IDSX. Pro přehlednost je rozdělen na části, mezi nimiž jsou komentáře k funkcionalitě jednotlivých bloků.

Kód začíná hlavičkou funkce, po níž následuje nastavení čísla testu a čísla subtestu. Tyto řádky byly vygenerovány automaticky vývojovým prostředím. SubTestNmbr nemá v tomto konkrétním případě žádný význam.

Další řádek vytvoří strukturu IDSX_Res, do které se uloží výsledek měření.

```
// Test Function: IDSX
ETS_PRGFLOW_FUNC IDSX( int DSIndex, LPCTSTR TestLabel )
{
    //////////////////////////////////////
    // Update test numbering information
    SetTestNumber( TestNmbr[DSIndex] );
    SetSubTestNumber( SubTestNmbr[DSIndex] );
    RESULTS_STR IDSX_Res [NUM_SITES];
```

Následující část slouží k vybrání vhodného rozsahu MPU zdroje. Rozsah se vybírá podle velikosti napětí Vds. Hodnota Vds není zadána přímo v programu, ale načítá se pomocí pole DSIndex[Vds] z PDS souboru.

Instrukce mpuset() nastaví MPU zdroj na požadované parametry. Po nastavení zdroje je na DUT přivedeno testovací napětí, které je definované v pds souboru.

```
if (DSIndex[Vds] <= 9.9)
{
    mpuset( MPU_A, MPU_FV_HI_CHAN, MPU_10V_40MA, DSIndex[Vds], 0.0, 0.0 );
}

if (DSIndex[Vds] > 9.9 && DSIndex[Vds] <= 39)
{
    mpuset( MPU_A, MPU_FV_HI_CHAN, MPU_40V_40MA, DSIndex[Vds], 0.0, 0.0 );
}

if (DSIndex[Vds] > 39 && DSIndex[Vds] < 120)
```

```

{
mpuset( MPU_A, MPU_FV_HI_CHAN, MPU_120V_40MA, DSIndex[Vds], 0.0, 0.0);
}

```

V následující části je instrukcí mpumi() změřeno 8 vzorků proudu se vzorkovací periodou 13μs.

Funkce groupgetresults() načte naměřené hodnoty z vnitřní paměti MPU a uloží je do struktury IDSX_Res.

```

mpumi( MPU_A, 8, 13.0 );
groupgetresults( IDSX_Res, NUM_SITES );

```

V závěrečné části programu je vývojovým prostředím generované makro SET_TNUM_NDX (0), které má za úkol aktualizovat DSIndex, TestNmbr a SubTestNmbr. Toho se využívá v případě, že test je složen z více subtestů.

Funkce msLogResultAll() uloží výsledky ze struktury IDSX_Res do datalogu.

```

//////////
// Log the results
SET_TNUM_NDX (0);
msLogResultAll( DSIndex , IDSX_Res, NUM_SITES, 0, 1 );

```

Poslední část programu slouží k vypnutí zdrojů. Zdroj MPU je uveden do stavu MPU_STANDBY.

Na konci test vrátí pomocí funkce msSiteStat stav všech site použitých v testu.

```

//////////
// Clean Up Code

mpuset( MPU_A, MPU_STANDBY, MPU_10V_40MA, 0.0, 0, 0 ); //

return( msSiteStat( MS_ALL ) ); // Return w/status
} // END_ETSPRGFLOW_FUNC

```

15.4.2. Popis zdrojového kódu pro test VDS

V této kapitole je popsán kód pro test typu VDS. V kódu, který následuje, jsou vynechány vysvětlení k řádkům, které již byly popsány pro IDSX testy.

```

// Test Function: VDS
ETSPRGFLOW_FUNC VDS( int DSIndex, LPCTSTR TestLabel )
{
    //////////
    // Update test numbering information
    SetTestNumber( TestNmbr[DSIndex] );

```



```
SetSubTestNumber( SubTestNmbr[DSIndex] );
RESULTS_STR VDS_Res [NUM_SITES];
```

Nejprve se načte hodnota proudu, při které se test měří, do proměnné MPU_ForceValue. Tato hodnota je v miliampérech. Hodnota proudu pro zdroj MPU se nastavuje v ampérech. Na následujícím řádku je proměnná MPU_ForceValue vydělena konstantou 1000, čímž je hodnota proudu převedena na ampéry. Funkce mpuset() nastaví zdroj MPU tak, aby do zátěže dodával proud o velikosti dané hodnotou proměnné MPU_ForceValue.

```
//////////
// Apply test condition
MPU_ForceValue = DSIndex[Ids];
MPU_ForceValue = MPU_ForceValue/1000;      //Convert value from mA to A

mpuset( MPU_A, MPU_FI_HI_CHAN, MPU_10V_40MA, MPU_ForceValue, 0.0, 0.0 );
```

Kód na předchozích řádcích nastavil MPU zdroj a přivedl měřicí proud na DUT. Dalším krokem je změření úbytku napětí na DUT. K tomu slouží funkce mpumv(), která změří 8 vzorků napětí s vzorkovací periodou 13μs. Výsledkem měření je aritmetický průměr z naměřených vzorků. Funkce groupgetresults() tento výsledek načte z vnitřní paměti zdroje a uloží do struktury VDS_Res.

```
//////////
// Take measurements
mpumv( MPU_A, 8, 13.0 );

groupgetresults( VDS_Res, 1 );

//////////
// Log the results
SET_TNUM_NDX (0);
msLogResultAll( DSIndex );

//////////
// Clean Up Code
mpuset( MPU_A, MPU_STANDBY, MPU_10V_400UA, 0.0, 0.0, 0.0 );

return( msSiteStat( MS_ALL ) ); // Return w/status
} // END_ETS_PRGFLOW_FUNC
```

15.4.1. Popis zdrojového kódu pro test RDSACI

V této kapitole jsou popsány pouze části zdrojového kódu, které nebyly popsány již dříve.

```
// Test Function: RDSACI
ETS_PRGFLOW_FUNC RDSACI( int DSIndex, LPCTSTR TestLabel )
{
```

Vytvoření lokálních proměnných Vpp a Rdsaci typu double.

```
double Vpp, Rdsaci;
```

```
SetTestNumber( TestNmbr[DSIndex] );  
SetSubTestNumber( SubTestNmbr[DSIndex] );
```

Vytvoření struktury s názvem Rdsaci pro zaznamenání výsledku.

```
RESULTS_STR Rdsaci [NUM_SITES];
```

Následující funkce sepne relé K3, které slouží k připojení vstupu přístrojového zesilovače na DUT.

```
cbitclose(CBIT_K3 );
```

Následující funkce mpuset() nastaví zdroj MPU do stavu, ve kterém je připraven generovat proudový průběh, který je nahrán do jeho vnitřní paměti během procedury UserInit().

```
mpuset( MPU_A, MPU_FIAWG_HI_CHAN, MPU_10V_4MA, 0.0, 0.0, 0.0 );
```

Pomocí funkce qmsset() je zdroj QMS nastaven na měřicí rozsah 0,5V a frekvenci řezu vstupního filtru 10kHz.

```
qmsset( QMS_A, QMS_0p5V, QMS_10KHZ );
```

Funkce qmsadsmode() nastaví rozlišení AD převodníku na 16 bitů.

```
qmsadcmode( QMS_A, QMS_ADC16 );
```

Funkce mclkstart() spustí generování hodinového signálu pro zdroje, které jsou připojeny k hodinovému signálu s názvem MCLK_CH0. V tomto případě MPU zdroj generující sinusový průběh proudu a QMS zdroj zaznamenávající úbytek napětí na DUT.

```
mclkstart( MCLK_SGL, MCLK_CH0 );
```

MCM zdroj po odstartování vygeneruje 1000 hodinových pulsů. Po dokončení generování zůstane hodinový signál na logické úrovni 0 a je potřeba použít funkci mclkstop(), která vrátí zdroj MCM do stavu, kdy je opět připraven přijímat další příkazy.

```
mclkstop();
```

V dalším kroku funkce cbitopen() odpojí vstupy přístrojového zesilovače od DUT.

```
cbitopen(CBIT_K3 );
```

Funkce blockread(), načte zaznamenaná data z paměti QMS

```
blockread( QMS_A, 1000 );
```

Funkce namearray() pojmenuje data, která byla načtena z QMS. To umožní data dále zpracovat.

```
namearray( "RDS_data", NAMEARRAY_QMS_DSP, QMS_A, 1 );
```

Následující funkce mpuset() uvede zdroj MPU do režimu stand by.

```
mpuset( MPU_A, MPU_STANDBY, MPU_10V_40MA, 0.0, 0, 0 ); //
```

Funkce peakopeak vypočítá hodnotu napětí špička – špička z nasnímaného průběhu a uloží ji do proměnné Vpp

```
Vpp = peaktopeak( "RDS_data", 1, 1024 );
```

Výsledný odpor je vypočten jako podíl napětí Vpp a hodnoty špička-špička generovaného proudu.

```
Rdsaci = Vpp/0.0002;
```

Následující funkce uloží výsledek do struktury Rdsaci a uloží data do datalogu.

```
Rdsaci[site].value = Rdsaci;  
msLogResult( site, DSIndex, Rdsaci[site].value);  
return( msSiteStat( MS_ALL ) ); // Return w/status  
} // END_ETSPRGFLOW_FUNC
```

16. Dosažené výsledky převodu měření z testeru DTS2 na tester ETS-300

Společnost ON Semiconductor má interním předpisem 12MON02412D stanovenou proceduru pro porovnávání měřících systémů. Tento interní předpis vychází ze standardní metodiky popsané například v literatuře [9].

Tato analýza měřícího systému se skládá ze dvou samostatných studií. První je studie interakce a druhá je studie hardwaru. První studie se provádí pouze tehdy, jedná-li se o multi site měření. Vždy je však nutné provést druhou studii - studii hardwaru. [10]

Studie hardwaru se nazývá Reproducibility and Repeatability study, zkráceně R&R.

Opakovatelnost je změna výsledku měření provedeného jedním přístrojem, které je provedeno několikrát a vždy stejnou osobou, při měření identické vlastnosti stejné součásti. [11]

Reprodukovatelnost je změna výsledku měření provedeného různými osobami, které ale použily stejné měřidlo pro měření identické vlastnosti stejné součásti. [11]

Vzorce pro výpočet R&R jsou následující.

$$\sigma_{AVG} = \sqrt{(\sigma_1^2 + \sigma_2^2 + \dots + \sigma_N^2) / N} \quad (9)$$

Kde:

σ_{AVG}	průměrná		směrodatná		odchylka
σ_x	Směrodatné	odchylky	pro	jednotlivé	buňky R&R
N	Počet buněk R&R [10]				

$$repeatability = 6 * \sigma_{AVG} \quad (10)$$

[10]

Pravidla pro akceptování výsledku %R&R pro každý test jsou:

- Hodnota pod 10% - akceptovatelné bez výhrad
- Hodnota 10-30% - může být akceptována na základě omezení zařízení, důležitosti aplikace, atd. Ve zdrojovém kódu musí být zapsáno, že lepší způsob měření není k dispozici nebo je neúměrně finančně náročný.
- Hodnota přes 30% - neakceptovatelné [10]

Výsledky R&R všech testů jsou pod 10%, což je dobrý výsledek. Celá R&R studie je přiložena k práci.

17. Závěr

Toto téma jsem si zvolil, protože v roce 2016, kdy jsem se o tématu rozhodoval, byla měřící platforma DTS2 plně vytížena a na platformě ETS byl jeden ze dvou testerů velmi málo

využitý. Dalším důvodem byla zvědavost, jak by šlo původní, poměrně složité zapojení, zjednodušit použitím novějšího testeru.

V době psaní zadání bakalářské práce byl pro realizaci náhodně zvolen obvod NSI45025ZT1G popsany v literatuře [12]. Pro realizaci bakalářské práce jsem ale použil obvod NSI45020AT1G popsany v [1]. Důvodem bylo, že pro NSI45020AT1G byly v té době dostupné křemíkové desky s tímto obvodem a také hotové zapouzdražené součástky.

Oproti původnímu očekávání se stalo získání informací o původním zapojení pro DTS2 poměrně zdlouhavým procesem. Celé původní zapojení a program byly vytvořeny test inženýrem během dvou měsíců. Protože vývoj testovacího řešení byl veden pod výrobou a ne pod vývojovým oddělením, jak je obvyklé, tak k projektu nevznikla téměř žádná dokumentace. Jediným dokumentem, který jsem měl k dispozici, byla kopie rukou kresleného schématu. Z tohoto schématu jsem vytvořil blokové schéma. Zdrojem informací o tom, jak celé testovací řešení funguje, se stal měřicí program pro DTS2. Pro pochopení funkce bylo nutné nastudovat samotný programovací jazyk BASIC a knihovní funkce pro tester DTS2. Nastudování přesné funkce AVM zdroje komplikovalo to, že v manuálu, který byl k dispozici, chybí některé stránky. Konkrétně chybí stránka s popisem jednotlivých filtrů a stránka s popisem rozsahů a jejich přesnostmi.

Dalším krokem bylo zjištění, jak je počítán výsledek testu s názvem RDSON. Test inženýr už si nepamatoval, jak výsledek vypočítal a poznámky, které si dělal při vývoji, už nebyl schopen dohledat. Jediným vodítkem tak byl opět měřicí program. Definice výpočtu v programu matematicky nedávala smysl, dokud jsem neobjevil poznámku v dokumentaci, že AVM vstupní signál nejprve usměrní. Pro výpočet je tedy použita absolutní hodnota přivedeného signálu. Toto je popsáno v kapitole 13.5.

Zapojení pro tester ETS-300 jsem nejprve chtěl realizovat pouze zdrojem MPU, který by byl připojený přímo k DUT. To se ale ukázalo jako nepřesné. Hlavním důvodem bylo, že pro měření napětí na součástce bych musel použít napěťový rozsah $\pm 10V$, přičemž typická hodnota signálu by měla střední hodnotu 50mV. Pro zvýšení přesnosti byl tedy použitý stejný systém snímání napětí na DUT, jako u původního zapojení. Zesílený signál s odfiltrovanou stejnosměrnou složkou je přiveden na QMS, kde je zpracováván pomocí 0,5V rozsahu.

I přes použití QMS, se celé zapojení, oproti původnímu zapojení, podařilo výrazně zjednodušit. Toto bylo mým osobním cílem, když jsem s projektem začal.

Původní program byl psán tak, že umožňoval sdružovat do jednoho testovacího programu pouze typy CCR obvodů, které měly stejnou konfiguraci rozsahů zdrojů. Mým dalším osobním cílem bylo vytvoření pouze jednoho programu, kde se volba testovaného typu součástky bude provádět pouze změnou PDS souboru. To se podařilo, protože testy jsou napsány tak, že se rozsahy zdrojů mění dynamicky v závislosti na limitech testů zadaných v PDS souboru. Tento koncept je vhodný, protože zjednodušuje přidávání nových typů obvodů a zároveň standardizuje práci operátorovi ve výrobě, protože k jednomu test package je pouze jeden měřicí program.

Výsledek R&R studie je hodnota R&R pro všechny testy do 10%. Takovýto výsledek je podle [9], [10] a [11] bezvadný. Na základě tohoto výsledku může být celé testovací řešení bez výhrad představeno interní komisi ve firmě, která schvaluje změny na všech úrovních procesu zaváděné do výroby.

Na projektu jsem začal pracovat na konci roku 2015. Za tu dobu se změnila strategie firmy ohledně testování. Jeden ze dvou testerů ETS-300 má neopravitelnou poruchu, druhý je dedikovaný pro měření operačních zesilovačů a rožnovská pobočka se začala soustředit na HPD (High Power Discrete) portfolio obvodů a jejich testování.

Tento projekt tedy nebude nikdy zaveden do výroby, jak bylo na začátku plánováno.

Použitá literatura

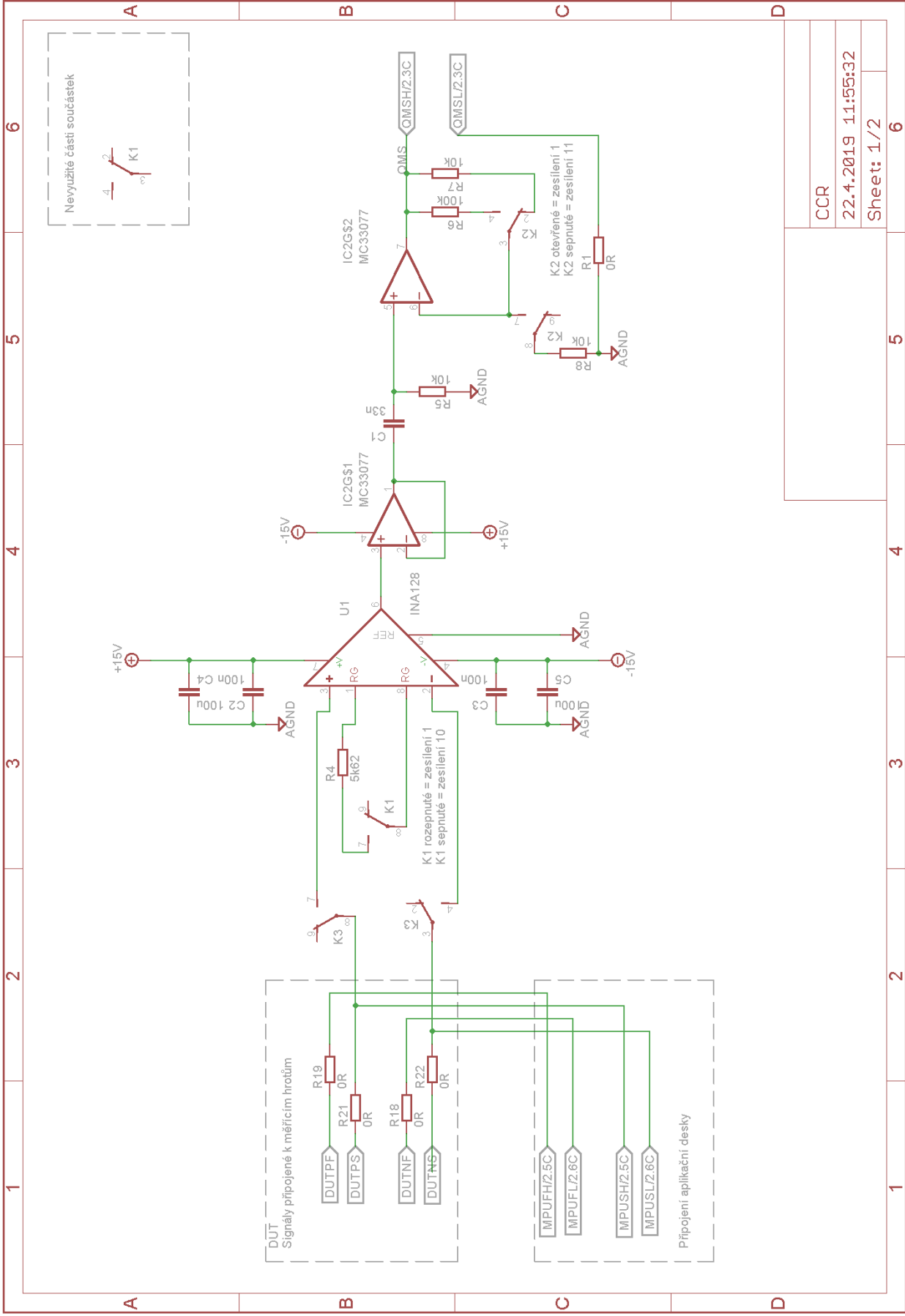
- [1] *NSI45020ATIG: Constant Current Regulator & LED Driver* [online]. b.r., , 8 [cit. 2018-02-06]. Dostupné z: <http://www.onsemi.com/pub/Collateral/NSI45020-D.PDF>
- [2] *Electroglass EG2001 User Manual: Technical Specification*. USA, 1986.
- [3] *ETS-300 Family System Manual*. Buffalo Grove, IL, USA, 2001.
- [4] *DTS Hardware Manual*. USA, 1993.
- [5] *Eagle Vision Software Suite*. Buffalo Grove, IL, USA, 2000.
- [6] *48AON50833E: Standard Device Specification* [online]. b.r., , 5 [cit. 2018-02-06]. Dostupné z: docs.onsemi.com
- [7] *Op Amp Applications Handbook*. 2. Vydání. Oxford: ELSEVIER, 2005. ISBN 0-7506-7844-5.
- [8] HEROUT, Pavel. *Učebnice jazyka C*. 4., přeprac. vyd. České Budějovice: Kopp, 2004. ISBN 80-723-2220-6.
- [9] DUNCAN, Acheson. *Quality control and industrial statistics*. 5th ed. Homewood, Ill.: Irwin, 1986. ISBN 978-0256035353.
- [10] *12MON02412D Measurement System Evaluation: Analog Products Electrical Test Multi-Site Capability* [online]. b.r. [cit. 2018-06-09].
- [11] *Measurement System Analysis: Reference Manual*. 1st ed. Michigan: Automotive Industry Action, 1995. ISBN 9992178310.
- [12] *NSI45025ZTIG Constant Current Regulator & LED Driver* [online]. b.r. [cit. 2019-06-26]. Dostupné z: <https://www.onsemi.com/pub/Collateral/NSI45025Z-D.PDF>

18. Seznam příloh

Příloha I.	Schéma zapojení pro tester ETS-300 první část
Příloha II.	Schéma zapojení pro tester ETS-300 druhá část
Příloha III.	Seznam použitých součástek v zapojení pro tester ETS-300
Příloha IV	Příloha v IS EDISON. Původní měřicí program pro tester DTS2
Příloha V	Příloha v IS EDISON. Měřicí program pro tester ETS-300
Příloha VI	Příloha v IS EDISON. RaR Studie

Příloha I.

Schéma zapojení pro tester ETS-300 první část



Příloha II.

Schéma zapojení pro tester ETS-300 druhá část

Příloha III.

Seznam použitých součástek v zapojení pro tester ETS-300

Značka	Hodnota	Název součástky	Pouzdro	Popis
C1	33n	C-EU150-054X183	C150-054X183	Kondenzátor svitkový
C2	100n	C-EU025-025X050	C025-025X050	Kondenzátor keramický
C3	100n	C-EU025-025X050	C025-025X050	Kondenzátor keramický
C4	100u	C-EU025-050X050	C025-050X050	Kondenzátor keramický
C5	100u	C-EU025-050X050	C025-050X050	Kondenzátor keramický
D1-D3	1N4148	1N4148	DO35	Dioda
IC2	MC33077	MC33077	DIP08	Operační zesilovač
K1-K3	TQ2-5V	TQ2-5V	TQ2	Relé NAIŠ
R1	0R	R0204	0204/5	Rezistor 0,4W
R4	5k62	R0204	0207/10	Rezistor 0,4W
R5	10k	R0204	0207/10	Rezistor 0,4W
R6	100k	R0204	0207/10	Rezistor 0,4W
R7	10k	R0204	0207/10	Rezistor 0,4W
R8	10k	R0204	0207/10	Rezistor 0,4W
R18-R22	0R	R0204	0204/5	Rezistor 0,4W
U\$1		705-7029-01		70-ti pólový hranový konektor
U1	INA128	INA128	DIP08	INA128 Nízkopříkonový přístrojový zesilovač